

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-330856

(43)Date of publication of application : 30.11.2001

(51)Int.Cl.

G02F 1/1368  
G02F 1/13357  
G09F 9/30  
H01L 29/786  
H01L 21/336

(21)Application number : 2001-007910

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 16.01.2001

(72)Inventor : MURAIDE MASAO

(30)Priority

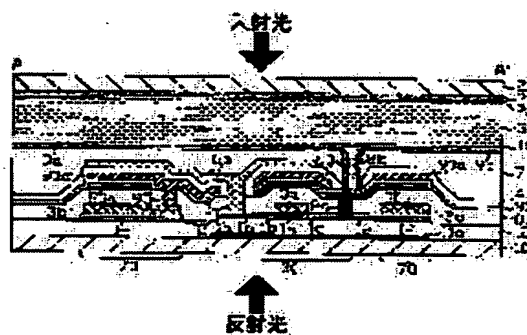
Priority number : 2000077171 Priority date : 17.03.2000 Priority country : JP

## (54) ELECTROOPTICAL DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To increase the pixel opening rate as well as the storage capacitance in an electrooptical device having a film for shielding the incident light, above a TFT for pixel switching and having a film for shielding the returning light, below the TFT.

**SOLUTION:** The electrooptical device has a TFT (30), data line (6a), scanning line (3a) and pixel electrode (9a) on a substrate, and the semiconductor layer (1a) which constitutes the TFT is connected to the pixel electrode through a connecting film (80a). A light-shielding conductive film (90a) formed between the layers of the data line and the connecting film is electrically connected to a capacitance electrode (3b) which is formed from the same film as the scanning line and formed between layers of the connecting film and the semiconductor layer and a constant potential is added to the film (90a) and the electrode (3b) so that the storage capacitance is formed between the layers.



BEST AVAILABLE COPY

---

**LEGAL STATUS**

[Date of request for examination]	16.01.2001
[Date of sending the examiner's decision of rejection]	24.06.2003
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	3501125
[Date of registration]	12.12.2003
[Number of appeal against examiner's decision of rejection]	2003-14329
[Date of requesting appeal against examiner's decision of rejection]	24.07.2003
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] The electro-optic device which is an electro-optic device which has the pixel electrode connected on the substrate to the drain field of the thin film transistor connected to the scanning line, the data line which intersects said scanning line, and said scanning line and said data line, and said thin film transistor, and is the upper part of said scanning line, and is characterized by the thing of said data line caudad done for the laminating of the 1st storage capacitance.

[Claim 2] Said 1st storage capacitance is an electro-optic device according to claim 1 which opposite arrangement is carried out through an insulator layer to the 1st capacity electrode and said 1st capacity electrode, and is characterized by being formed with the 2nd capacity electrode which forms the junction film which connects electrically the drain field and said pixel electrode of said thin film transistor.

[Claim 3] Said 1st storage capacitance is an electro-optic device according to claim 1 or 2 characterized by leaving the connection field of the source field of said thin film transistor, and said data line, and being formed so that it may lap with the fields of said semi-conductor layer and said scanning line.

[Claim 4] The electro-optic device according to claim 2 or 3 characterized by forming the 2nd storage capacitance with the 3rd capacity electrode which carries out opposite arrangement at said 2nd capacity electrode, and consists of the same film as said scanning line through said 2nd capacity electrode and an insulator layer.

[Claim 5] Said 3rd capacity electrode is an electro-optic device according to claim 4 characterized by leaving the connection field of the drain field of said thin film transistor, and said 2nd capacity electrode, and being formed in parallel to said scanning line.

[Claim 6] Said 3rd capacity electrode is an electro-optic device according to claim 4 or 5 characterized by connecting with said 1st capacity electrode and electric target.

[Claim 7] The electrical installation section of said 3rd capacity electrode and said 1st capacity electrode is an electro-optic device according to claim 6 characterized by being located in the lower part field of said data line.

[Claim 8] Said 3rd capacity electrode consists of a part of 1st capacity line prolonged along with said scanning line. Said 1st capacity electrode consists of a part of 2nd capacity line prolonged along with said scanning line. Said 1st capacity line and said 2nd capacity line Claim 4 characterized by it being installed to the circumference of the image display field where said pixel electrode has been arranged, and coming to connect electrically thru/or the electro-optic device of seven given in any 1 term.

[Claim 9] Claim 4 characterized by forming the 3rd storage capacitance with the 4th capacity electrode which carries out opposite arrangement at said 3rd capacity electrode, and consists of the same film as said semi-conductor layer through said 3rd capacity electrode and an insulator layer thru/or the electro-optic device of eight given in any 1 term.

[Claim 10] Said 4th capacity electrode is an electro-optic device according to claim 9 characterized by being extended and formed from the drain field of said thin film transistor.

[Claim 11] Said 4th capacity electrode is an electro-optic device according to claim 9 or 10 characterized by being formed in parallel to said scanning line.

[Claim 12] The capacity of said 2nd storage capacitance is the electro-optic device of 11 claim 9 characterized by the small thing to the capacity of said 1st storage capacitance and said 3rd storage capacitance thru/or given in any 1 term.

[Claim 13] Claim 4 characterized by forming the 4th storage capacitance with said 4th capacity electrode which consists of the same film as a semi-conductor layer, and the 5th capacity electrode which carries out opposite arrangement through an insulator layer at said 4th capacity electrode, and shades said semi-conductor layer thru/or the electro-optic device of 12 given in any 1 term.

[Claim 14] Said 5th capacity electrode is an electro-optic device according to claim 13 characterized by connecting with said 1st capacity electrode and electric target around an image display field.

[Claim 15] Claim 2 characterized by forming the 5th storage capacitance with said 1st capacity electrode and the 6th capacity electrode which carries out opposite arrangement through an insulator layer at said 1st capacity electrode, and forms said pixel electrode thru/or the electro-optic device of 14 given in any 1 term.

[Claim 16] Said 5th storage capacitance is an electro-optic device according to claim 15 mostly characterized by the 1-pixel thing done for rear-spring-supporter formation at the perimeter.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]****[0001]**

**[Field of the Invention]** This invention belongs to the technical field of the electro-optic device of a active-matrix actuation method, and it belongs to the technical field of the electro-optic device of the format equipped with the electric conduction film for taking an electric flow good between a pixel electrode and the thin film transistor for pixel switching (TFT being called suitably below Thin Film Transistor:) into the laminated structure on a substrate while it is equipped with the capacity line for adding storage capacitance especially to a pixel electrode.

**[0002]**

**[Background of the Invention]** Conventionally, if a scan signal is supplied to the gate electrode of TFT through the scanning line in electro-optic devices, such as liquid crystal equipment of the active-matrix actuation method by TFT actuation, TFT will be made into an ON state and the picture signal supplied to the source field of a semi-conductor layer through the data line will be supplied to a pixel electrode through between the source drains concerned of TFT. In order to cover a long time farther than the time amount made into this ON state and to hold the electrical potential difference of each picture signal supplied through TFT since only a short time is extremely performed for every pixel electrode through TFT, as for supply of such a picture signal, it is common to each pixel electrode that storage capacitance is added.

**[0003]**

**[Problem(s) to be Solved by the Invention]** In this kind of electro-optic device, a general request called high-definition-izing of a display image is strong, and, for that, making a pixel pitch detailed by extending the pixel opening field which display light penetrates in each pixel to the non-pixel opening field which display light does not penetrate, it becomes very important to increase the storage capacitance added to each pixel electrode at the same time it raises pixel numerical aperture-ization.

**[0004]** Generally, since storage capacitance is formed using a non-pixel opening field, it is fundamentally difficult storage capacitance to make storage capacitance to a pixel opening field. For this reason, the non-pixel opening field which can make storage capacitance will become narrow, so that a pixel numerical aperture may be raised and a pixel opening field is extended. Or a pixel numerical aperture has the trouble of falling, so that storage capacitance may be increased and a non-pixel opening field is extended.

**[0005]** This invention is made in view of an above-mentioned trouble, while raising a pixel numerical aperture, storage capacitance can be increased, and let it be a technical problem to offer the electro-optic device in which high-definition image display is possible.

**[0006]**

**[Means for Solving the Problem]** (1) the electro-optic device which has the pixel electrode connected to the drain field of the thin film transistor connected to the scanning line, the data line which intersects said scanning line, and said scanning line and said data line on the substrate in order that the electro-optic device of this invention might solve the above-mentioned technical problem, and said thin film

transistor -- it is -- the upper part of said scanning line -- and it is characterized by the thing of said data line caudad done for the laminating of the 1st storage capacitance.

[0007] According to the configuration which this invention requires, using a laminated structure, it is the upper part of the scanning line, and storage capacitance is increased by [ of the data line ] forming the 1st storage capacitance caudad, and the electro-optic device in which high-definition image display is possible can be offered.

[0008] (2) Opposite arrangement of said 1st storage capacitance is carried out through an insulator layer to the 1st capacity electrode and said 1st capacity electrode, and one mode of the electro-optic device of this invention is characterized by being formed with the 2nd capacity electrode which forms the junction film which connects electrically the drain field and said pixel electrode of said thin film transistor.

[0009] According to the configuration which this invention requires, since the 2nd capacity electrode which forms the 1st storage capacitance was constituted as junction film which connects electrically the drain field and pixel electrode of a thin film transistor, connection with it can solve the difficult problem.

[ a long distance between a pixel electrode and a semi-conductor layer and ] [ electric ] Moreover, the 2nd capacity electrode can prevent the thrust omission of etching at the time of contact hole puncturing.

[0010] (3) Other modes of the electro-optic device of this invention are characterized by for said 1st storage capacitance leaving the connection field of the source field of said thin film transistor, and said data line, and forming it so that it may lap with the fields of said semi-conductor layer and said scanning line.

[0011] Since according to the configuration which this invention requires it formed so that it might lap with the fields of a semi-conductor layer and the scanning line, storage capacitance can be increased while raising a pixel numerical aperture.

[0012] (4) Other modes of the electro-optic device of this invention are characterized by forming the 2nd storage capacitance with said 2nd capacity electrode and the 3rd capacity electrode which carries out opposite arrangement at said 2nd capacity electrode, and consists of the same film as said scanning line through an insulator layer.

[0013] Since the 2nd storage capacitance was formed using the 2nd capacity electrode and scanning-line layer which form the 1st storage capacitance according to the configuration which this invention requires and storage capacitance can be accumulated in the thickness direction of a substrate, even if it makes a pixel pitch detailed, comparatively big storage capacitance can be built in a non-opening field. Moreover, since the 3rd capacity electrode consists of the same film as the scanning line, storage capacitance can be built by the laminated structure of a comparatively small number of layers.

[0014] (5) Other modes of the electro-optic device of this invention are characterized by for said 3rd capacity electrode leaving the connection field of the drain field of said thin film transistor, and said 2nd capacity electrode, and forming it in parallel to said scanning line.

[0015] According to the configuration which this invention requires, since the 3rd capacity electrode was formed in parallel to the scanning line, storage capacitance can be increased using a non-opening field.

[0016] (6) Other modes of the electro-optic device of this invention are characterized by connecting said 3rd capacity electrode to said 1st capacity electrode and electric target.

[0017] According to the configuration which this invention requires, since the 1st capacity electrode and the 3rd capacity electrode do not have potential fluctuation, they can prevent beforehand the situation which affects the property of a thin film transistor.

[0018] (7) Other modes of the electro-optic device of this invention are characterized by locating the electrical installation section of said 3rd capacity electrode and said 1st capacity electrode in the lower part field of said data line.

[0019] Since the field which cannot be used as an opening field of each pixel called the lower part of the data line in a pixel inter-electrode gap field was used for connection between the 3rd capacity electrode and the 1st capacity electrode according to the configuration which this invention requires, it is very advantageous when attaining high numerical aperture-ization of a pixel.

[0020] (8) Other modes of the electro-optic device of this invention consist of a part of 1st capacity line

by which said 3rd capacity electrode is prolonged along with said scanning line, said 1st capacity electrode consists of a part of 2nd capacity line prolonged along with said scanning line, and it is characterized by said 1st capacity line and said 2nd capacity line being installed to the circumference of the image display field where said pixel electrode has been arranged, and coming to connect them electrically.

[0021] According to the configuration which this invention requires, the 1st capacity line containing two or more 3rd capacity electrodes arranged along with the scanning line, and the 2nd capacity line containing two or more 1st capacity electrodes arranged along with the scanning line. Since it connects mutually electrically on the outside of an image display field, it becomes possible to connect the 3rd capacity electrode and the 1st capacity electrode mutually electrically through the 1st and 2nd capacity line comparatively simply and certainly. Moreover, since it is not necessary to prepare the contact hole for connecting between both in an image display field, storage capacitance can be increased.

[0022] (9) Other modes of the electro-optic device of this invention are characterized by forming the 3rd storage capacitance with said 3rd capacity electrode and the 4th capacity electrode which carries out opposite arrangement at said 3rd capacity electrode, and consists of the same film as said semi-conductor layer through an insulator layer.

[0023] Since the 3rd storage capacitance was formed using the 3rd capacity electrode and semi-conductor layer which form the 2nd storage capacitance according to the configuration which this invention requires and storage capacitance can be accumulated in the thickness direction of a substrate, even if it makes a pixel pitch detailed, comparatively big storage capacitance can be built in a non-opening field. Moreover, since the 4th capacity electrode consists of the same film as a semi-conductor layer, storage capacitance can be built by the laminated structure of a comparatively small number of layers.

[0024] (10) Other modes of the electro-optic device of this invention are characterized by extending and forming said 4th capacity electrode from the drain field of said thin film transistor.

[0025] According to the configuration which this invention requires, storage capacitance can be formed using the drain field of a thin film transistor.

[0026] (11) Other modes of the electro-optic device of this invention are characterized by forming said 4th capacity electrode in parallel to said scanning line.

[0027] According to the configuration which this invention requires, since the 3rd capacity electrode was formed in parallel to the scanning line, storage capacitance can be increased using a non-opening field.

[0028] (12) Other modes of the electro-optic device of this invention are characterized by the capacity of said 2nd storage capacitance being small to the capacity of said 1st storage capacitance and said 3rd storage capacitance.

[0029] Since the 2nd storage capacitance which consists of the 3rd electrode which consists of the same film as the 1st capacity electrode and the scanning line was made small according to the configuration which this invention requires, capacity can be formed with extent which does not influence malfunction of TFT.

[0030] (13) Other modes of the electro-optic device of this invention are characterized by forming the 4th storage capacitance with said 4th capacity electrode which consists of the same film as a semi-conductor layer, and the 5th capacity electrode which carries out opposite arrangement through an insulator layer at said 4th capacity electrode, and shades said semi-conductor layer.

[0031] Since the 4th storage capacitance was formed using the light-shielding film which shades the 4th capacity electrode which consists of the same film as the semi-conductor layer which forms the 3rd storage capacitance, and a semi-conductor layer according to the configuration which this invention requires and storage capacitance can be accumulated in the thickness direction of a substrate, even if it makes a pixel pitch detailed, comparatively big storage capacitance can be built in a non-opening field. Moreover, since the 5th capacity electrode consists of a light-shielding film, storage capacitance can be built by the laminated structure of a comparatively small number of layers. In addition, it can prevent effectively a light-shielding film looking at a channel field from a substrate side at least, it being that of

a wrap, and the return light from a substrate side carrying out incidence to a channel field, and changing the property of a thin film transistor.

[0032] (14) Other modes of the electro-optic device of this invention are characterized by connecting said 5th capacity electrode to said 1st capacity electrode and electric target around an image display field.

[0033] According to the configuration which this invention requires, the 3rd capacity electrode can be made said 1st capacity electrode and said 5th capacity electrode pan at common potential, and the stable storage capacitance can be formed.

[0034] (15) Other modes of the electro-optic device of this invention are characterized by forming the 5th storage capacitance with said 1st capacity electrode and the 6th capacity electrode which carries out opposite arrangement through an insulator layer at said 1st capacity electrode, and forms said pixel electrode.

[0035] Since the 5th storage capacitance was formed using the 1st capacity electrode and pixel electrode which form the 1st storage capacitance according to the configuration which this invention requires and storage capacitance can be accumulated in the thickness direction of a substrate, even if it makes a pixel pitch detailed, comparatively big storage capacitance can be built in a non-opening field. Moreover, since the 6th capacity electrode consists of a pixel electrode, storage capacitance can be built by the laminated structure of a comparatively small number of layers.

[0036] (16) Said 5th storage capacitance is mostly characterized by the 1-pixel thing done for rear-spring-supporter formation by other modes of the electro-optic device of this invention at the perimeter.

[0037] According to the configuration which this invention requires, storage capacitance can be increased using a 1-pixel boundary region.

[0038] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0039]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing.

[0040] (The 1st operation gestalt) The configuration of the liquid crystal equipment which is an example of the electro-optic device of this invention is explained with reference to drawing 11 from drawing 1. Drawing 1 is equal circuits, such as various components in two or more pixels formed in the shape of [ which constitutes the image display field of liquid crystal equipment ] a matrix, and wiring, drawing 2 is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other, and drawing 3 is a sectional view in alignment with A-A' of drawing 2 R> 2. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, contraction scales are made to have differed for each class or every each part material in drawing 3.

[0041] In drawing 1, TFT30 for two or more pixels formed in the shape of [ which constitutes the image display field of the liquid crystal equipment in this operation gestalt ] a matrix to control pixel electrode 9a and pixel electrode 9a is formed, and data-line 6a to which a picture signal is supplied is electrically connected to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, it is constituted so that scanning-line 3a is electrically connected to the gate of TFT30, and it may be impressed by scanning-line 3a to predetermined timing and it may impress the scan signals G1, G2, --, Gm to this order by line. It connects with the drain of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, --, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in liquid crystal through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. According to the electrical potential difference



impressed when it was in no MARI White mode, incident light carries out the amount reduction of transmitted lights, if it is in NOMA reeve rack mode, according to the impressed electrical potential difference, the amount of transmitted lights of incident light will increase, and light with the contrast ratio according to a picture signal will carry out outgoing radiation from liquid crystal equipment as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode. While was electrically connected with pixel electrode 9a, and storage capacitance 70 is formed through a dielectric film between a capacity electrode and the capacity electrode of another side electrically connected with the capacity line 300 by which constant potential was supplied. With this storage capacitance 70, as for the electrical potential difference of for example, pixel electrode 9a, only time amount also with triple figures longer than the time amount to which the source electrical potential difference was impressed is held. Thereby, it is improved further and a maintenance property can realize the high liquid crystal equipment of a contrast ratio.

[0042] In drawing 2, on the TFT array substrate of liquid crystal equipment, two or more transparent pixel electrode 9a (pixel electrode edge 9a' is shown by the dotted-line section) is prepared in the shape of a matrix, and data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction. Scanning-line 3a is arranged so that channel field 1a' (field of the slash of drawing Nakamigi going down) may be countered among semi-conductor layer 1a, and scanning-line 3a functions as a gate electrode. Thus, TFT30 by which opposite arrangement of a part of scanning-line 3a was carried out as a gate electrode is formed in the part where scanning-line 3a and data-line 6a cross at channel field 1a', respectively. Pixel electrode 9a relays junction film 80a which is the medium electric conduction film, and is electrically connected to the below-mentioned drain among semi-conductor layer 1a through contact holes 8a and 8b. Data-line 6a is electrically connected to the below-mentioned source field among semi-conductor layer 1a which consists of polish recon film etc. through a contact hole 5.

[0043] Moreover, capacity electrode 3b (the 3rd capacity electrode) which consists of the same film as scanning-line 3a may be prepared so that it may lap with 1f (the 4th capacity electrode) of capacity electrodes installed from semi-conductor layer 1a selectively at least through the gate dielectric film mentioned later. Thereby, a part of storage capacitance [ at least ] 70 in drawing 1 can be formed.

[0044] Furthermore, substrate light-shielding film 11a is prepared in the field shown by the thick wire in drawing 2, respectively so that it may pass along the TFT30 bottom along with scanning-line 3a. More specifically, it is substrate light-shielding film 11a, A junction field with channel field 1a' of TFT and the channel field 1a' concerned, the source, and a drain field is seen from a TFT array substrate side at least, and it is prepared in the wrap location, respectively. Moreover, it is good to be installed in the perimeter from the image display field in which pixel electrode 9a was formed in the shape of a matrix along the direction of scanning-line 3a, and to make it connect with the constant source of potential in a boundary region. Thus, malfunction of TFT30 can be prevented by fixing the potential of substrate light-shielding film 11a to constant potential. Constant sources of potential, such as a negative supply supplied to the circumference circuit for driving the liquid crystal equipment concerned mentioned later as a constant source of potential, for example, a scanning-line actuation circuit, a data-line actuation circuit, etc. and a positive supply, a touch-down power source, the constant source of potential supplied to a counterelectrode are mentioned. It is desirable to make it potential level, then the off level of the scan signal supplied to scanning-line 3a. Thereby, since parasitic capacitance hardly occurs between scanning-line 3a, delay of the scan signal supplied to scanning-line 3a does not almost arise.

[0045] Especially with this operation gestalt, electric conduction film (1st capacity electrode) 90a of protection-from-light nature is formed in the field shown with the slash of a drawing Nakamigi riser. Electric conduction film 90a of protection-from-light nature is formed between the layers between scanning-line 3a and data-line 6a, and since it can see and put on the formation field and flat-surface target of the wiring and TFT30, and storage capacitance of data-line 6a except the formation field of a contact hole 5 and contact hole 8b, scanning-line 3a, etc., it can realize protection from light on a TFT array substrate. Moreover, electric conduction film 90a of protection-from-light nature can be installed

in the perimeter from an image display field along the direction of scanning-line 3a, and can be connected with the constant source of potential in a boundary region. Thereby, electric conduction film 90a of protection-from-light nature can function as a capacity line 300 in drawing 1. Moreover, storage capacitance 70 can be easily formed between 1f of capacity electrodes by supplying constant potential by connecting with capacity electrode 3b which consists of the same film as scanning-line 3a through a contact hole 95. Constant sources of potential, such as a negative supply supplied to the circumference circuit for driving the liquid crystal equipment concerned mentioned later as a constant source of potential, for example, a scanning-line actuation circuit, a data-line actuation circuit, etc. and a positive supply, a touch-down power source, the constant source of potential supplied to a counterelectrode are mentioned.

[0046] Next, as shown in the sectional view of drawing 3, the liquid crystal equipment in this operation gestalt is equipped with the transparent TFT array substrate 10 which constitutes an example of a substrate, and the transparent opposite substrate 20 by which opposite arrangement is carried out at this. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, or a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate. When pixel electrode 9a which becomes the TFT array substrate 10 from transparent conductive film, such as ITO film, is prepared and it uses TN (Twisted Nematic) liquid crystal etc. for the liquid crystal layer 50, the orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the front face of pixel electrode 9a.

[0047] On the other hand, the counterelectrode 21 which includes the opposite substrate 20 all over the, and consists of transparent conductive film, such as ITO film, is formed, and the orientation film 22 with which predetermined orientation processing of rubbing processing etc. was performed to the front face of a counterelectrode 21 is formed.

[0048] Furthermore, in the location which counters TFT30, substrate light-shielding film 11a is prepared between the TFT array substrate 10 and TFT30. Since substrate light-shielding film 11a is formed in the location which counters a junction field with channel field 1a' of TFT30 for pixel switching and the channel field 1a' concerned, the source, and a drain field at least, the reflected light from the TFT array substrate 10 side etc. is irradiated by neither channel field 1a' nor its adjoining field. Thereby, the property of TFT30 does not change with generating of the leakage current resulting from light. It is desirable to constitute from a metal simple substance which contains at least one desirable opaque refractory metals, such as Ti (titanium), Cr (chromium), W (tungsten), Ta (tantalum), Mo (molybdenum), and Pb (lead), as substrate light-shielding film 11a, an alloy, metal silicide, etc. Or although incident light turns soon, antireflection films, such as polish recon, may be formed in the front face of substrate light-shielding film 11a so that light can be absorbed. Moreover, when the reflected light from the TFT array substrate 10 side etc. is weak, the polish recon film may be used for substrate light-shielding film 11a. If substrate light-shielding film 11a is constituted from such an ingredient, substrate light-shielding film 11a is destroyed by high temperature processing in formation of gate dielectric film 2, or it can avoid fusing by it for example. In addition, although the lower part of each scanning-line 3a is formed for substrate light-shielding film 11a in the shape of stripes along with the scanning-line 3a concerned with this operation gestalt, it cannot be overemphasized that the lower part of each data-line 6a may be formed in the shape of stripes along with the data-line 6a concerned, or you may form in the shape of a grid under each scanning-line 3a and each data-line 6a. Thus, if substrate light-shielding film 11a is formed in the shape of stripes, relaxation of the stress by substrate light-shielding film 11a is realizable, and if it forms in the shape of a grid, protection-from-light nature not only increases, but it can attain low resistance-ization for substrate light-shielding film 11a further.

[0049] Moreover, the substrate insulator layer 12 is formed between substrate light-shielding film 11a and TFT30. The substrate insulator layer 12 is formed in order to insulate electrically semi-conductor layer 1a which constitutes TFT30 from substrate light-shielding film 11a. Furthermore, the substrate insulator layer 12 also has a function as substrate film for TFT30 by being formed all over the TFT array substrate 10. That is, it has the function to prevent property change of TFT30 with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing. The

substrate insulator layer 12 consists of high insulation glass, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), or silicon oxide film, a silicon nitride film, etc. Moreover, the substrate insulator layer 12 can protect the situation where substrate light-shielding film 11a pollutes TFT30 grade.

[0050] With this operation gestalt, furthermore, TFT30 formed on the substrate insulator layer 12 Semi-conductor layer 1a which has LDD (Lightly Doped Drain) structure, for example, consists of polish recon film On both sides of channel field 1a' in which a channel is formed of the electric field from scanning-line 3a, low concentration source field 1b and low concentration drain field 1c are formed. 1d of high concentration source fields is connected to low concentration source field 1b, and high concentration drain field 1e is connected to low concentration drain field 1c. Thus, by forming TFT30 with LDD structure, the leakage current at the time of OFF of TFT30 can be reduced substantially, and the maintenance engine performance can be raised. Moreover, TFT30 may be TFT of the self aryne mold which may take the offset structure which does not drive an impurity into low concentration field 1b and low concentration drain field 1c, drives in an impurity by high concentration by using as a mask the gate electrode which is a part of scanning-line 3a, and forms 1d of high concentration source fields, and high concentration drain field 1e in self align.

[0051] On semi-conductor layer 1a, gate dielectric film 2 is formed with a thin film 100nm or less. By oxidizing the polish recon film at the elevated temperature of 1000 degrees or more, gate dielectric film 2 is precise and can form the high insulating film. When high temperature processing is impossible, you may form by CVD (Chemical Vapor Deposition) etc. low [ by which P (Lynn) was driven in on gate dielectric film 2 ] -- scanning-line 3a formed by the polish recon film [ \*\*\*\* ] is arranged, and scanning-line 3a of the part which lapped with semi-conductor layer 1a functions as a gate electrode.

[0052] On the gate dielectric film 2 formed on semi-conductor layer 1a, and scanning-line 3a, an interlayer insulation film 81 is deposited by CVD etc., and contact hole 8a is punctured to gate dielectric film 2 and an interlayer insulation film 81 in the predetermined part of high concentration drain field 1e. High concentration drain field 1e and conductive junction film 80a are electrically connected through this contact hole 8a. On junction film 80a, the laminating of an interlayer insulation film 91, an interlayer insulation film 4, and the interlayer insulation film 7 is carried out one by one, and they puncture contact hole 8b to these interlayer insulation films in the predetermined location of junction film 80a (the 2nd capacity electrode). Junction film 80a and pixel electrode 9a are electrically connected through this contact hole 8b. Thus, junction film 80a functions as medium electric conduction film for connecting electrically semi-conductor layer 1a and pixel electrode 9a. By this junction film 80a, since it is not necessary to a long distance from pixel electrode 9a to semi-conductor layer 1a to puncture a contact hole at a stretch, the thrust omission of semi-conductor layer 1a of about 50nm and very thin thickness can be prevented. Moreover, there is an advantage which can make small the path of contact holes 8a and 8b, respectively by puncturing a contact hole independently. Since the field which forms contact holes 8a and 8b is small and ends by this, only the part can raise a pixel numerical aperture, or highly minute-ization can be realized. If it forms by the metal simple substance containing at least one opaque refractory metals, such as Ti, Cr, W, Ta, Mo, and Pb, the alloy, metal silicide, etc. like substrate light-shielding film 11a as construction material of junction film 80a, it can function also as a light-shielding film. Furthermore, since the selection ratio at the time of etching is high, even if it forms junction film 80a by about 50nm thickness, it does not run through junction film 80a at the time of puncturing of contact hole 8b. Moreover, if it is not affected, for example, the interlayer insulation film 81 for insulating scanning-line 3a and junction film 80a is formed in the switching operation of TFT30 by thickness 500nm or more, junction film 80a can be prepared so that it may see superficially and may lap on TFT30 or scanning-line 3a. Since it can shade at the latest of semi-conductor layer 1a which is the lower part of data-line 6a, and constitutes TFT30 by this, incident light is not soon irradiated by low concentration source field 1b and low concentration drain field 1c which are channel field 1a' and its junction field, or the stray light reflected by data-line 6a etc. is not irradiated. thereby, the leakage current at the time of OFF of TFT30 can be reduced substantially, and the maintenance engine performance can be boiled markedly and can be raised.

[0053] With this operation gestalt, as further shown in drawing 3, electric conduction film 90a of protection-from-light nature is formed through an interlayer insulation film 91 on junction film 80a. Electric conduction film 90a of protection-from-light nature can shade the non-opening field except contact holes 5 and 8b, as mentioned above. Moreover, since electric conduction film 90a of protection-from-light nature can function as a capacity line 300 in drawing 1, it can form a part of storage capacitance [ at least ] 70 by using an interlayer insulation film 91 as a dielectric film between electric conduction film 90a and junction film 80a. That is, it functions as an electrode for junction film 80a and electric conduction film 90a of protection-from-light nature to form storage capacitance 70. Moreover, it can shade at the latest of semi-conductor layer 1a which constitutes TFT30 by two-layer [ of junction film 80a and electric conduction film 90a of protection-from-light nature ]. Since the leakage current at the time of OFF of TFT30 can be reduced still more nearly substantially by this, it is very advantageous to the liquid crystal equipment used under the strong light sources, such as a projection mold projector. if the construction material of electric conduction film 90a of protection-from-light nature is formed by the metal simple substance containing at least one opaque refractory metals, such as Ti, Cr, W, Ta, Mo, and Pb, the alloy, metal silicide, etc. like substrate light-shielding film 11a or junction film 80a -- protection-from-light nature -- high -- low -- wiring [ \*\*\*\* ] is realizable. moreover -- if 400 high temperature processing or more, such as heat-of-activation processing, has finished before forming electric conduction film 90a of protection-from-light nature for example, -- further -- low -- electric conduction film 90a of protection-from-light nature can be formed from the metal simple substance containing aluminum [ \*\*\*\* ] (aluminum), an alloy, metal silicide, etc. Thus, by forming electric conduction film 90a of the protection-from-light nature which serves as the capacity line 300 with the same aluminum as the construction material of data-line 6a, reduction for figures triple [ 2-] can be aimed at for resistance of the capacity line 300 compared with the conventional polish recon film. The cross talk of the direction of scanning-line 3a which this produces according to the time constant of the capacity line 300 being large can be reduced substantially.

[0054] Moreover, you may make it connect electrically electric conduction film 90a of protection-from-light nature with capacity electrode 3b which becomes each pixel electrode 9a of every from the same film as scanning-line 3a through a contact hole 95. Thereby, capacity electrode 3b is fixable to the same constant potential as electric conduction film 90a of protection-from-light nature. Therefore, a part of storage capacitance [ at least ] 70 can be formed also in this field by using an interlayer insulation film 81 as a dielectric film between junction film 80a electrically connected with capacity electrode 3b and high concentration drain field 1e of semi-conductor layer 1a. Furthermore, a part of storage capacitance [ at least ] 70 can also be formed also in this field by using gate dielectric film 2 as a dielectric film between 1f of capacity electrodes installed from high concentration drain field 1e of capacity electrode 3b and semi-conductor layer 1a. Moreover, a contact hole 95 is good to connect electrically semi-conductor layer 1a and data-line 6a which were connected to pixel electrode 9a which it is made to puncture in the lower part of data-line 6a, and adjoins along with data-line 6a at the latest of the contact hole 5 for connecting electrically. If such a configuration is taken, it will become possible for data-line 6a to set caudad and to secure the big field for forming storage capacitance 70.

[0055] The representative circuit schematic of 1 pixel which constitutes the liquid crystal equipment of this operation gestalt in drawing 4 is shown. High concentration drain field 1e of semi-conductor layer 1a, junction film 80a, and pixel electrode 9a are connected electrically, and, on the other hand, electric conduction film 90a of protection-from-light nature and capacity electrode 3b are electrically connected as shown in drawing 4. Electric conduction film 90a of protection-from-light nature is installed in the perimeter from an image display field, and is connected with the constant source of potential in the boundary region. Moreover, substrate light-shielding film 11a and electric conduction film 90a of protection-from-light nature may be connected electrically. By combining these electric conduction film, the storage capacitance 70 by ideal stack structure can be formed. That is, with this operation gestalt, it becomes possible to form 1f of capacity electrodes installed from high concentration drain field 1e through the dielectric film between the layers of each electric conduction film of electric conduction film 90a of the protection-from-light nature fixed to constant potential, capacity electrode 3b, and

substrate light-shielding film 11a, junction film 80a, and pixel electrode 9a.

[0056] Concretely, in the top view of a pixel group in which drawing 2 adjoins, it is shown in drawing 9 from drawing 5 R> 5 in which field storage capacitance is formed. In addition, the contraction scale of drawing 9 is made the same from drawing 2 and drawing 5.

[0057] Drawing 5 shows the 1st storage capacitance C1 formed between electric conduction film 90a of protection-from-light nature, and junction film 80a. An interlayer insulation film 91 is used as a dielectric film. The field of crosshatching can form storage capacitance C1 in part with the non-opening field most in a contact hole 5 or contact hole 95 list in the field in which the 1st storage capacitance C1 is formed actually except contact hole 8b. Here, since it becomes unnecessary to puncture the contact hole 95 for connecting electrically electric conduction film 90a of protection-from-light nature with the capacity electrode 3b concerned when not preparing capacity electrode 3b, the 1st storage capacitance C1 can be formed also in this field. Moreover, since the 1st storage capacitance C1 can be formed also on channel field 1a' of conventionally impossible TFT30 with this operation gestalt, it is very advantageous to liquid crystal equipment's improvement and detailed-izing of a transparency mold of a pixel numerical aperture. Insulation, such as an oxide film and a nitride, and the film with a high dielectric constant can be used for an interlayer insulation film 91. Moreover, since an interlayer insulation film 91 can be formed by the continuous process with the polish recon film by forming junction film 80a by the polish recon film, and constituting from multilayer structure of the light-shielding film which contained the lower layer for electric conduction film 90a of protection-from-light nature, and contained the refractory metal for the polish recon film and the upper layer further, a precise insulator layer with few defects can be formed. Since it is possible for this to form about [ that an equipment defect decreases ] and interlayer insulation film 91a in thickness 100nm or less, the 1st storage capacitance C1 can be increased further.

[0058] Next, drawing 6 shows the 2nd storage capacitance C2 formed between junction film 80a and capacity electrode 3b. An interlayer insulation film 81 is used as a dielectric film. The field of crosshatching is a field in which the 2nd storage capacitance C2 is formed actually. Capacity electrode 3b is the field of contact hole 8a for connecting electrically semi-conductor layer 1a and junction film 80a, is divided for every pixel and is electrically connected with electric conduction film 90a of upper protection-from-light nature in a contact hole 95. If capacity electrode 3b is formed in a T character mold as shown in drawing 6, the 2nd storage capacitance C2 can be formed efficiently. Insulation, such as an oxide film and a nitride, and the film with a high dielectric constant can be used for an interlayer insulation film 81. However, since capacity electrode 3b is formed by the same film as scanning-line 3a, the field which can form the 2nd storage capacitance C2 becomes smaller than the field which forms the 1st storage capacitance C1 in drawing 5. Moreover, since the thickness of an interlayer insulation film 81 is 500nm or more need in order to prevent malfunction of TFT30 when shading channel field 1a' and its adjoining field by junction film 80a, the 2nd storage capacitance C2 cannot be increased the 2nd about one storage capacitance C.

[0059] Drawing 7 shows the 3rd storage capacitance C3 formed between capacity electrode 3b and 1f of capacity electrodes. Gate dielectric film 2 is used as a dielectric film. The field of crosshatching is a field in which the 3rd storage capacitance C3 is formed actually. In order for gate dielectric film 2 to oxidize and to form it at the elevated temperature of 1000 degrees or more as mentioned above, it is precise, and the high insulating film is formed. Therefore, although the area which can form the 3rd storage capacitance C3 hardly changes to the field which forms the 2nd storage capacitance C2 of drawing 6, the 3rd storage capacitance C3 can be formed more greatly than the 2nd storage capacitance C2. Moreover, the 3rd storage capacitance C3 can be formed also down the formation field of the contact hole 95 for connecting electrically capacity electrode 3b and electric conduction film 90a of upper protection-from-light nature.

[0060] Furthermore, as shown in drawing 8, the 4th storage capacitance C4 can be formed also between 1f of capacity electrodes, and substrate light-shielding film 11a. The substrate insulator layer 12 is used as a dielectric film. The field of crosshatching is a field in which the 4th storage capacitance C4 is formed actually. If the substrate insulator layer 12 is formed by thickness 500nm or less, since the

distance of channel field 1a' and substrate light-shielding film 11a will also approach, TFT30 will malfunction with the potential of substrate light-shielding film 11a. Then, the storage capacitance of 1f and substrate light-shielding film 11a thin-film-ize selectively the substrate insulator layer 12 of a field which sees superficially and laps, and you may make it increase the 4th storage capacitance C4. That is, the 4th storage capacitance C4 can be increased by using as a thin film parts other than the field of the substrate insulator layer 12 which counters channel field 1a.

[0061] Furthermore, as shown in drawing 9, the 5th storage capacitance C5 can be formed also between pixel electrode 9a and electric conduction film 90a of protection-from-light nature. As a dielectric film, an interlayer insulation film 4 and an interlayer insulation film 7 are used. The field of crosshatching is a field in which the 5th storage capacitance C5 is formed actually. As an interlayer insulation film 4 and an interlayer insulation film 7, it consists of high insulation glass, such as NSG, PSG, BSG, and BPSG, or silicon oxide film, a silicon nitride film, etc., for example. However, since a display image deteriorates with the parasitic capacitance produced between pixel electrode 9a and data-line 6a since it is formed on an interlayer insulation film 4, data-line 6a needs to thicken an interlayer insulation film 7, and cannot increase the 5th storage capacitance C5 to the 1st about one storage capacitance C actually.

[0062] Thus, the liquid crystal equipment of this operation gestalt can form the storage capacitance 70 of the stack mold which consists of five layers from the 1st storage capacitance C1 to the 5th storage capacitance C5 by carrying out the laminating of the capacity electrode for forming storage capacitance 70 through the dielectric film. Thereby, even if the field for storage capacitance formation is small, the big storage capacitance 70 can be formed efficiently. Here, the liquid crystal equipment of this operation gestalt just forms the 1st storage capacitance C1 at least. Even if a raise in a numerical aperture or detailed-izing of a pixel cannot progress further, for example, it cannot form storage capacitance electrode 3b from now on, according to the structure of this operation gestalt, storage capacitance 70 sufficient by thin-film-izing the interlayer insulation film 91 which is a dielectric film of the 1st storage capacitance C1 can be obtained. Therefore, according to this operation gestalt, to the specification appropriate for the object of an electro-optic device, it can choose from the storage capacitance from the 1st storage capacitance C1 to the 5th storage capacitance C5, can use, and is advantageous.

[0063] As again shown in drawing 3, data-line 6a is formed on the upper interlayer insulation film 4 from electric conduction film 90a of protection-from-light nature. Moreover, data-line 6a punctures a contact hole 5 in the predetermined part of gate dielectric film 2, an interlayer insulation film 81, an interlayer insulation film 91, and an interlayer insulation film 7, and is electrically connected with high concentration drain field 1e of semi-conductor layer 1a through this contact hole 5. Furthermore, since a picture signal is supplied, data-line 6a is constituted from the high metal membrane metallurgy group silicide of protection-from-light nature etc. by low resistance of aluminum etc.

[0064] Here, in addition to data-line 6a, the liquid crystal equipment of this operation gestalt can prescribe the protection-from-light field which is a non-opening field by electric conduction film 90a of protection-from-light nature etc. As shown in drawing 10, electric conduction film 90a of protection-from-light nature is formed so that it may lap with pixel electrode 9a, and, specifically, almost all the fields containing channel field 1a' are shaded. Moreover, since most fields which met data-line 6a by electric conduction film 90a of protection-from-light nature can be shaded, it can constitute so that it may become unnecessary only for data-line 6a to prescribe a protection-from-light field like before and data-line 6a and pixel electrode 9a may not be piled up as much as possible through an interlayer insulation film 7. Thereby, the parasitic capacitance between data-line 6a and pixel electrode 9a can be reduced substantially, and deterioration of the display image quality by potential fluctuation of pixel electrode 9a is not caused. However, since electric conduction film 90a of protection-from-light nature is caudad formed from data-line 6a, the field which forms the contact hole 5 for connecting electrically data-line 6a and semi-conductor layer 1a cannot be shaded. Then, what is necessary is just to form broadly the field in which a contact hole 5 is formed so that data-line 6a may be put on pixel electrode 9a in part. Since it becomes impossible to fully shade near channel field 1a' by electric conduction film 90a of protection-from-light nature when the field which forms this contact hole 5 is in the latest of channel field 1a', even if it moves in the direction which keeps away the formation field of a contact

hole 5 from channel field 1a' along with data-line 6a, in such a case, it is satisfactory at all. With this operation gestalt, even if it moves in this way in the formation field of a contact hole 5, the 1st storage capacitance C1 formed between junction film 80a and electric conduction film 90a of protection-from-light nature has the advantage of not changing. Moreover, since electric conduction film 90a of protection-from-light nature cannot prepare junction film 80a and pixel electrode 9a in the formation field of contact hole 8b for connecting electrically, either, this field should just shade by junction film 80a. When forming junction film 80a by the film of light transmission nature, such as polish recon film, you may shade in substrate light-shielding film 11a. Under the present circumstances, it is better to have kept away the formation field of contact hole 8b from channel field 1a'. If contact hole 8b is prepared in the medium of adjoining data-line 6a as shown in drawing 10, it reaches channel field 1a' and is advantageous even if incident light is irradiated by substrate light-shielding film 11a. Moreover, since the configuration of a pixel can be formed in axial symmetry to data-line 6a, deterioration of display image quality, such as an irregular color, is not caused by the projector which combines the liquid crystal equipment with which the directions of torsion of TN liquid crystal differ.

[0065] Since a protection-from-light field can be specified on the TFT array substrate 10, it becomes unnecessary thus, to prepare a light-shielding film in the opposite substrate 20 with this operation gestalt, as shown in drawing 3. Therefore, since there is no light-shielding film on the opposite substrate 20 even if alignment shifts in case the TFT array substrate 10 and the opposite substrate 20 are stuck mechanically, the field (opening field) which light penetrates does not change. Since the always stabilized pixel numerical aperture is obtained by this, poor equipment can be reduced substantially.

[0066] Moreover, the liquid crystal equipment by this operation gestalt can take strong structure from before also to whenever [ incident angle / of incident light ]. Then, it explains with reference to drawing 11. Drawing 11 (1) can be set to drawing 2. It is a sectional view in alignment with B-B', and drawing 11 (2) shows the conventional structure. In addition, it expresses with the same contraction scale in drawing 11 (1) and (2).

[0067] Generally, if light is irradiated near the channel field of semi-conductor layer 1a, since the leakage current by optical pumping occurs in the time of OFF of TFT30, the capacity to hold the charge written in pixel electrode 9a will decline. So, with this operation gestalt, as shown in drawing 11 (1), the structure which prevents the exposure of the light to semi-conductor layer 1a is taken by preparing electric conduction film 90a of protection-from-light nature to incident light L1, and preparing substrate light-shielding film 11a to the reflected light L2 from TFT array substrate 10 direction. Moreover, since only the 1/100 or less quantity of light is irradiated to the quantity of light of incident light L1, the reflected light L2 is constituted so that the direction of the width of face W1 of electric conduction film 90a of the protection-from-light nature for shading incident light L1 in a channel field and its contiguity field may become longer than the width of face W2 of substrate light-shielding film 11a. That is, it is formed so that substrate light-shielding film 11a may not protrude electric conduction film 90a of protection-from-light nature in a channel field and its contiguity field. Furthermore, width-of-face W3 of semi-conductor layer 1a is constituted so that it may become shorter than the width of face W2 of substrate light-shielding film 11a in a channel field and its contiguity field. That is, a channel field and its contiguity field see from a TFT array substrate side, and are covered with substrate light-shielding film 11a. Even if incidence is carried out with the include angle which has incident light L1 by taking such a configuration, possibility that light will reach to semi-conductor layer 1a can be reduced. Moreover, with this operation gestalt, since electric conduction film 90a of protection-from-light nature can be formed between the layers of data-line 6a and semi-conductor layer 1a, it becomes possible to shade at the latest of a channel field further rather than the case where a channel field is shaded by data-line 6a like the conventional example shown in drawing 11 (2). Here, in this operation gestalt and the conventional example, the margin to whenever [ angle-of-incidence / of incident light L1 ] is considered. Usually, it seldom thinks from that incident light L1 is directly irradiated by semi-conductor layer 1a having width-of-face W3 of semi-conductor layer 1a as short as 1 micrometer. Then, it is assumed that the light irradiated by substrate light-shielding film 11a in which semi-conductor layer 1a was prepared caudad reflects, and semi-conductor layer 1a irradiates. Width of face of substrate light-shielding film



11a shown in (1) book operation gestalt and the (2) conventional example in drawing 11 here is set to the W2 [ same ]. Moreover, width of face of electric conduction film 90a of the protection-from-light nature in this operation gestalt for interrupting incident light L1 and width of face of data-line 6a in the conventional example are set to the W1 [ same ]. With this operation gestalt, distance between layers of substrate light-shielding film 11a and electric conduction film 90a of protection-from-light nature is set to D1, and, on the other hand, the conventional example sets distance between layers to substrate light-shielding film 11a and data-line 6a to D2. If distance between layers to substrate light-shielding film 11a in this operation gestalt and data-line 6a is set to D2 here, it will become the relation of  $D1 > D2$ .

Therefore, when incidence of the incident light L1 has been carried out at the same include angle, the include angle of incident light L1 will be [ the direction of this operation gestalt ] a margin at an advantage with a short distance between layers to substrate light-shielding film 11a. That is, if the margin include angle of the incident light L1 in this operation gestalt is set to R1 and the margin include angle of the incident light L1 in the conventional example is set to R2, it will become the relation of  $R1 > R2$ . Since a margin has the direction of the liquid crystal equipment of this operation gestalt in whenever [ angle-of-incidence / of incident light ] from this result, it can respond, even if optical system is miniaturized and whenever [ angle-of-incidence ] becomes large further, and will be advantageous from now on. In addition, with this operation gestalt, it is also possible to form a light-shielding film in the lateral portion of semi-conductor layer 1a through an insulator layer, and it can raise the response of whenever [ incident angle ] further.

[0068] Moreover, with the liquid crystal equipment of this operation gestalt, since it is not necessary to shade by data-line 6a like the conventional example, in a channel field and its contiguity field, width of face W4 of data-line 6a can be made shorter than the width of face W1 of electric conduction film 90a of protection-from-light nature. That is, it becomes the relation of  $W1 > W4$ , and in a channel field and its contiguity field, it is formed so that data-line 6a may not protrude electric conduction film 90a of protection-from-light nature. Thereby, the light reflected by data-line 6a can prevent that become the stray light and semi-conductor layer 1a irradiates. Since especially electric conduction film 90a of protection-from-light nature can be formed by the film containing a refractory metal with a reflection factor lower than aluminum which forms data-line 6a, it can also absorb the stray light by data-line 6a by electric conduction film 90a of protection-from-light nature.

[0069] Furthermore, with the liquid crystal equipment of this operation gestalt, since it is also possible to form junction film 80a under the electric conduction film 90a of protection-from-light nature, semi-conductor layer 1a can be shaded at the latest by this junction film 80a, and protection-from-light nature improves. In this case, if width of face of junction film 80a is made almost the same as the width of face W1 of electric conduction film 90a of protection-from-light nature, protection-from-light nature will increase further. Moreover, although there should have been a possibility that the stray light reflected in the lower part of data-line 6a might be irradiated by semi-conductor layer 1a in order to substitute the conventional example for data-line 6a with a high reflection factor as a light-shielding film when incidence of the reflected light L2 was carried out from the TFT array substrate 10 side this operation gestalt -- junction film 80a -- the polish recon film and low -- it is made to absorb light by forming by the film containing a refractory metal [ \*\*\*\* ] It becomes unnecessary thereby, to be able to reduce the stray light of internal reflection substantially and to worry about degradation of the image quality display by leak of TFT30 in any way. moreover, junction film 80a -- low -- forming by the film [ \*\*\*\* ] -- electric conduction film 90a of protection-from-light nature -- high [ as data-line 6a / same ] -- aluminum [ \*\*\*\* ] may be formed by the film contained at least. Thus, by the film which contained at least aluminum of a high reflection factor which has 80% or more of reflection factor for the protection-from-light field of liquid crystal equipment for example, in a light field, since it becomes possible to form data-line 6a and electric conduction film 90a of protection-from-light nature, incident light is reflected by data-line 6a and electric conduction film 90a of protection-from-light nature, and the temperature rise of liquid crystal equipment can be prevented. Therefore, it is possible to reduce the cost which starts development of the cooling system of a projector, for example with the liquid crystal equipment in this operation gestalt, or to raise the lightfastness of liquid crystal equipment.



[0070] In this operation gestalt explained above, flattening of the front face of the interlayer insulation film 7 under pixel electrode 9a is carried out. This is for preventing the disclination of the liquid crystal by level differences, such as wiring and a component, and may be further performed to downward interlayer insulation film 4 grade. It is also possible by applying organic and the inorganic SOG (Silicon On glass) film in a spin coater, and performing CMP processing as flattening processing, here to attain flattening.

[0071] (The 2nd operation gestalt) The configuration of the 2nd operation gestalt of the electro-optic device of this invention is explained with reference to drawing 16 from drawing 12.

[0072] The liquid crystal equipment which is an example of an electro-optic device must perform alternating current reversal actuation, in order to prevent degradation of liquid crystal generally. Then, although some actuation approaches are proposed, with the liquid crystal equipment of the 2nd operation gestalt of this invention, as shown in drawing 12, the polarity of the picture signal which starts liquid crystal at every scanning-line 3a is reversed, and the configuration which reverses the polarity of a picture signal for every field in addition to this is taken further. The dc component concerning liquid crystal can be stopped as much as possible by this, and generating of a flicker can be reduced substantially. Thus, since the same polar picture signal is written in pixel electrode 9a which adjoins in the direction of X along with scanning-line 3a when making every scanning-line 3a reverse the polarity of a picture signal, electric field do not occur among adjoining pixel electrode 9a. On the other hand, since a different polar picture signal is written in, among adjoining pixel electrode 9a, electric field occur in pixel electrode 9a which adjoins in the direction of Y along with data-line 6a, and the disclination 400 of liquid crystal arises in it.

[0073] Then, in order to stop the generating field of the disclination 400 in drawing 12 to the minimum, as shown in drawing 13, with the 2nd operation gestalt of this invention, in the slash field section upward slanting to the right, two or more pixel groups which a TFT array substrate adjoins form slot 10' to the TFT array substrate 10, embed selectively wiring of data-line 6a etc., and TFT30, and carry out flattening. Moreover, when performing rubbing processing to a TFT array substrate in the direction of an arrow head, the generating field of disclination 400 can be further reduced by making it not prepare slot 10' in the field of scanning-line 3a which touched the opening field. Thereby, the optical leakage field of each pixel can decrease and a pixel numerical aperture can be improved substantially. It is the the best for the liquid crystal equipment of the projector application of which brightness and small are required especially.

[0074] Drawing 14 shows the sectional view in alignment with A-A' of drawing 13. As shown in drawing 14, pixel electrode 9a and the orientation film 16 can be formed almost evenly by forming slot 10' in the TFT array substrate 10 of the field which forms TFT30 and storage capacitance 70. Slot 10' can be easily formed by the photolithography and etching which are used for usual by pattern formation. Moreover, the cone angle of the side attachment wall of slot 10' is variously controllable by making full use of the dry etching method or the wet etching method. Moreover, flattening which forms slot 10' is easily controllable by the time management of dry etching etc., although control of the depth of slot 10' becomes important. Thus, since flattening can be realized without using no organic film which is easy to expose to light when forming and carrying out flattening of slot 10', it is advantageous to especially the liquid crystal equipment used for the projector using the strong light source.

[0075] Drawing 15 is a sectional view in alignment with B-B' of drawing 13, and shows the cross-section structure between pixel electrode 9a which adjoin in the direction of X each other in drawing 12. Thus, flattening of the formation field of data-line 6a can be carried out to the TFT array substrate 10 nearly thoroughly by forming slot 10'. As especially shown in drawing 13, when carrying out rubbing processing along with data-line 6a, since flattening of the field in which data-line 6a etc. is formed is embedded and carried out, disclination does not generate it in the level difference by wiring or the component of data-line 6a etc.

[0076] Drawing 16 is a sectional view in alignment with C-C' of drawing 13, and shows the cross-section structure between pixel electrode 9a which adjoin in the direction of Y each other in drawing 12. Since the disclination of the liquid crystal by the electric field between adjoining pixel electrode 9a

occurs, it is made not to form slot 10' in the formation field of scanning-line 3a in the fragmentation field of adjoining pixel electrode 9a in this field, at the TFT array substrate 10 so that the cel gap of the liquid crystal layer 50 may become narrow as shown in drawing 16 . Since the electric field of the counterelectrode 21 and pixel electrode 9a which were prepared in the opposite substrate 20 are strengthened even if electric field arise by this among pixel electrode 9a which adjoin each other, the field which the disclination of liquid crystal generates can be made small as much as possible. Moreover, since it is not necessary to narrow the cel gap of liquid crystal itself and to reduce disclination, many problems that the liquid crystal development and cel gap control for \*\* cel gaps become difficult do not occur.

[0077] thus, the case where perfect flattening cannot be carried out like CMP processing since slot 10' can be formed on the TFT array substrate 10 and wiring and a component can be embedded nearly completely selectively into it with the 2nd operation gestalt of this invention -- comparing -- further -- high -- the electro-optic device equipped with the numerical aperture pixel is realizable. In addition, the same effectiveness is acquired even if it forms slot 10' in the substrate insulator layer 12 and the interlayer insulation film of interlayer insulation film 81 grade other than the TFT array substrate 10. Moreover, it cannot be overemphasized that flattening may be carried out combining slot 10' prepared in the TFT array substrate 10 and the slot established in the substrate insulator layer 12 or the interlayer insulation film of interlayer insulation film 81 grade.

[0078] (The 3rd operation gestalt) The configuration of the liquid crystal equipment which is the 3rd operation gestalt of the electro-optic device by this invention is explained with reference to drawing 17 R> 7 and drawing 18 . Drawing 17 is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other, and drawing 18 is a sectional view in alignment with A-A' of drawing 17 . In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, contraction scales are made to have differed for each class or every each part material in drawing 18 .

[0079] As shown in drawing 17 , with the 3rd operation gestalt, the place which forms auxiliary wiring 3b' which served as capacity electrode 3b by the same film as scanning-line 3a differs from the 1st operation gestalt greatly. Moreover, auxiliary wiring 3b' can be installed in the perimeter from an image display field along the direction of scanning-line 3a, and can be connected with the constant source of potential in a boundary region. It is desirable that it is the same as the potential which constant sources of potential, such as a negative supply supplied to the circumference circuits (for example, a scanning-line actuation circuit, a data-line actuation circuit, etc.) for driving the liquid crystal equipment concerned mentioned later as a constant source of potential and a positive supply, a touch-down power source, the constant source of potential supplied to a counterelectrode are mentioned, and is supplied to electric conduction film 90a of protection-from-light nature. Thereby, auxiliary wiring 3b' can function as a part of capacity line 300 in drawing 1 . Moreover, it is also electrically connectable with electric conduction film 90a of upper protection-from-light nature through a contact hole 95 in the lower part of data-line 6a. Under the present circumstances, connection between auxiliary wiring 3b' through a contact hole 95 and electric conduction film 90a of protection-from-light nature may be made to each pixel electrode 9a of every, and you may carry out to every two or more pixel electrode 9a. Thus, the capacity line 300 of redundant structure can be built by auxiliary wiring 3b' and electric conduction film 90a of protection-from-light nature. In addition, when allowances are in a protection-from-light field also with the 1st operation gestalt or the 2nd operation gestalt, it cannot be overemphasized that capacity electrode 3b may be installed and auxiliary wiring 3b' may be built.

[0080] Moreover, with the 3rd operation gestalt, as shown in drawing 17 , the place currently formed so that junction film 80a' shown with a slash upward slanting to the right may not lap with scanning-line 3a superficially differs from the 1st operation gestalt greatly. This can form big storage capacitance on auxiliary wiring 3b' containing a capacity electrode by forming an interlayer insulation film 81 by thickness 100nm or less, as shown in drawing 18 . That is, the storage capacitance C2 shown in drawing 4 can be increased. In this case, since the interlayer insulation film 81 for insulating between scanning-

line 3a and junction film 80a' is thin-film-ized, if junction film 80a' is prepared so that it may lap on scanning-line 3a, parasitic capacitance will increase, and a scan signal will be delayed. Moreover, since TFT30 malfunctions under the effect of the potential concerning junction film 80a', junction film 80a' cannot be prepared near channel field 1a'. However, since the interlayer insulation film 81 between semi-conductor layer 1a and junction film 80a' can be formed very thinly, it does not run through semi-conductor layer 1a at the time of contact hole 8a puncturing for connecting electrically high concentration drain field 1e of semi-conductor layer 1a, and junction film 80a'. Moreover, there is an advantage which can make very small the diameter of opening of contact hole 8a. Furthermore, although electric conduction film 90a of protection-from-light nature must form an interlayer insulation film 91 by thickness 500nm or more in order to carry out protection from light on channel field 1a', and the adjoining field and scanning-line 3a, it can form the storage capacitance C1 shown in drawing 4 between auxiliary wiring 3b' and electric conduction film 90a of protection-from-light nature.

[0081] (The 4th operation gestalt) The configuration of the liquid crystal equipment which is the 4th operation gestalt of the electro-optic device by this invention is explained with reference to drawing 19 R> 9 and drawing 20. Drawing 19 is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other, and drawing 20 is a sectional view in alignment with A-A' of drawing 19. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, contraction scales are made to have differed for each class or every each part material in drawing 20. The sign same about the same member as the 1st operation gestalt is attached, and detailed explanation is omitted.

[0082] the 4th operation gestalt is shown in drawing 19 -- as -- a non-opening field -- scanning-line 3a and data-line 6a are mostly prepared in the core. Semi-conductor layer 1a is arranged under the data-line 6a so that scanning-line 3a may be intersected. As shown in drawing 20, data-line 6a sets caudad 1d of high concentration source fields of data-line 6a and semi-conductor layer 1a, and they are electrically connected through the contact hole 5. Moreover, data-line 6a sets caudad high concentration drain field 1e of semi-conductor layer 1a, and junction film 80a, and they are electrically connected through contact hole 8a. Thus, by arranging semi-conductor layer 1a under the data-line 6a of protection-from-light nature, there is effectiveness which protects from the opposite substrate 20 side that the light by which incidence is carried out is irradiated by direct semi-conductor layer 1a. Furthermore, by forming semi-conductor layer 1a and contact holes 5 and 8a in axial symmetry to the center line of the non-opening field of the direction of scanning-line 3a, and the non-opening field of the direction of data-line 6a, since a level difference configuration can be made into bilateral symmetry to data-line 6a and the difference of the optical omission by the hand of cut of liquid crystal is lost, it is advantageous.

[0083] Substrate light-shielding film 11a is formed in the lower part of semi-conductor layer 1a through the substrate insulator layer 12. Substrate light-shielding film 11a is formed in the shape of a matrix along the direction of data-line 6a, and the direction of scanning-line 3a. Semi-conductor layer 1a is arranged inside substrate light-shielding film 11a, and it is effective in the return light from the TFT array substrate 10 side preventing direct semi-conductor layer 1a irradiating.

[0084] Junction film 80a consists of the electric conduction film containing the polish recon film, a refractory metal, etc., is installed by the abbreviation mold for T characters along with scanning-line 3a and data-line 6a between the layers of semi-conductor layer 1a and pixel electrode 9a, and achieves the function as a buffer for connecting electrically semi-conductor layer 1a and pixel electrode 9a. High concentration drain field 1e of semi-conductor layer 1a and conductive junction film 80a are electrically connected in contact hole 8a, and, specifically, junction film 80a and pixel electrode 9a are electrically connected in contact hole 8b. When puncturing a deep contact hole to an interlayer insulation film by taking such a configuration, and etch selectivity prepares large junction film 80a, risk of running through semi-conductor layer 1a at the time of contact hole puncturing can be avoided. In addition, the same film as junction film 80a may be made to relay similarly 1d of high concentration source fields of data-line 6a and semi-conductor layer 1a in the contact hole 5 for connecting electrically.

[0085] Moreover, with the 4th operation gestalt, the laminating of the interlayer insulation film 91 is

carried out to junction film 80a, and electric conduction film 90a of protection-from-light nature is formed on it. Electric conduction film 90a of protection-from-light nature is installed in the direction of scanning-line 3a to the outside of an image display field so that junction film 80a may be covered except for contact hole 8b, and potential is being fixed by connecting with either and electric targets, such as constant sources of potential, such as a negative supply supplied to a scanning-line actuation circuit, a data-line actuation circuit, etc., and a positive supply, a touch-down power source, or a constant source of potential supplied to a counterelectrode. Therefore, junction film 80a can be used as one capacity electrode, and the storage capacitance C1 which shows electric conduction film 90a of protection-from-light nature to drawing 4 and drawing 5 as a capacity electrode of another side can be formed. Under the present circumstances, it cannot be overemphasized that an interlayer insulation film 91 functions as a dielectric film of storage capacitance C1. Here, since the laminating of the interlayer insulation film 91 is carried out only in order to form storage capacitance C1, storage capacitance C1 can be increased by thin-film-izing an interlayer insulation film 91 to the thickness which is not leaked between junction film 80a and electric conduction film 90a of protection-from-light nature. Furthermore, with the 4th operation gestalt, since junction film 80a can be installed to the upper part of TFT30 or scanning-line 3a by forming an interlayer insulation film 81 thickly, storage capacitance C1 can be increased efficiently. Furthermore, with the 4th operation gestalt, semi-conductor layer 1a is installed and the capacity electrode is not formed. the non-opening field to which scanning-line 3a is specified from electric conduction film 90a of protection-from-light nature, or substrate light-shielding film 11a as shown in drawing 19 since it is not necessary to form the capacity electrode and capacity line for forming storage capacitance by the same film as scanning-line 3a by this -- it can arrange at the core mostly. Moreover, since semi-conductor layer 1a which consists of the polish recon film does not have to carry out membranous low resistance-ization, it is not necessary to drive an impurity into the capacity electrode formation section, and processes can be reduced.

[0086] forming channel field 1a' of TFT30 in the intersection of scanning-line 3a and data-line 6a with the 4th operation gestalt -- the non-opening field of the direction of data-line 6a, and the direction of scanning-line 3a -- it can prepare in a core mostly. Since this becomes the location where light is the hardest to irradiate to the incident light from the opposite substrate 20 side, or the return light from the TFT array substrate 10 side, the leakage current of TFT30 by light can be reduced substantially.

[0087] Furthermore, with the 4th operation gestalt, as shown in drawing 19, in near channel field 1a', it has devised by forming pattern width of face narrowly in order of electric conduction film 90a of protection-from-light nature, junction film 80a, and substrate light-shielding film 11a, so that incident light may not be irradiated by direct substrate light-shielding film 11a. Moreover, by making junction film 80a which consists of polish recon film intervene between electric conduction film 90a of protection-from-light nature, and semi-conductor layer 1a, the effectiveness of making the reflected light in a substrate light-shielding film 11a front face and the return light from the TFT array substrate 10 side absorbing can be given, and it is advantageous to lightfastness.

[0088] Moreover, with the 4th operation gestalt, since a non-opening field can be formed on the TFT array substrate 10 by data-line 6a, electric conduction film 90a of protection-from-light nature, substrate light-shielding film 11a, etc., it is not necessary to prepare a light-shielding film in the opposite substrate 20. Since there is no light-shielding film on the opposite substrate 20 by this even if alignment shifts in case the TFT array substrate 10 and the opposite substrate 20 are stuck mechanically, the field (opening field) which light penetrates does not change. Since the always stabilized pixel numerical aperture is obtained by this, poor equipment can be reduced substantially.

[0089] (The whole electro-optic device configuration) The whole liquid crystal equipment configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 21 and drawing 22. In addition, drawing 21 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 22 is the H-H' sectional view of drawing 21.

[0090] In drawing 21, on the TFT array substrate 10 with which a component and wiring were formed, the sealant 52 is formed along the edge of the opposite substrate 20, and the frame 53 of the protection-

from-light nature for specifying the circumference of an image display field is formed in parallel to the inside. This frame 53 may be formed in the TFT array substrate 10 side like this operation gestalt, and may be prepared in the opposite substrate 20 side. The data-line actuation circuit 101 and the external circuit connection terminal 102 for supplying a picture signal to predetermined timing are prepared in data-line 6a along with one side of the TFT array substrate 10, and the scanning-line actuation circuit 104 for supplying a scan signal to scanning-line 3a to predetermined timing is established in the field of the outside of a sealant 52 along with two sides which adjoin this one side. If delay of the scan signal supplied to scanning-line 3a does not become a problem, the thing only with one side sufficient [ the scanning-line actuation circuit 104 ] cannot be overemphasized. Moreover, the data-line actuation circuit 101 may be arranged on both sides along the side of an image display field. Furthermore, two or more wiring 105 for supplying a signal common between the scanning-line actuation circuits 104 established in the both sides of an image display field is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the vertical flow material 106 for taking an electric flow between the TFT array substrate 10 and the opposite substrate 20 is formed. That is, the counterelectrode potential impressed from the external circuit connection terminal 102 is supplied to the counterelectrode 21 prepared in the opposite substrate 20 through wiring and the vertical flow material 106 which were prepared in the TFT array substrate 10. And as shown in drawing 22, the opposite substrate 20 has fixed to the TFT array substrate 10 by the sealant 52. In addition, on the TFT array substrate 10, the inspection circuit for inspecting the quality of the sampling circuit which supplies a picture signal to two or more data-line 6a to predetermined timing, the precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to two or more data-line 6a respectively, and the liquid crystal equipment concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these data-line actuation circuits 101 and scanning-line actuation circuit 104 grade etc. may be formed. Thus, at the process which forms TFT30 for controlling pixel electrode 9a, since the data-line actuation circuit 101 and the circumference circuit of scanning-line actuation circuit 102 grade can be formed on the same TFT array substrate 10, highly minute and high-density liquid crystal equipment is realizable with the liquid crystal equipment in this operation gestalt.

[0091] Moreover, you may make it connect with LSI for actuation mounted on the TAB (Tape Automated Bonding) substrate instead of forming the data-line actuation circuit 101 and the scanning-line actuation circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10. Furthermore, to the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out incidence, and the TFT array substrate 10 carries out outgoing radiation, a polarization film, a phase contrast film, a polarizing plate, etc. may arrange in a predetermined direction respectively according to the exception of modes of operation, such as TN mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode.

[0092] Since the liquid crystal equipment in each operation gestalt explained above is applied to the projector of color display, the liquid crystal equipment of three sheets will be respectively used as a light valve for R(red) G(green) B (blue), and incidence of the light of each color decomposed through the dichroic mirror for RGB color separation will be carried out to each light valve as incident light. Therefore, with each operation gestalt, the light filter is not prepared in the opposite substrate 20. However, the light filter of RGB may be formed in the predetermined field which counters pixel electrode 9a on the opposite substrate 20 with the protective coat. Or it is also possible to form a light filter layer in the bottom of pixel electrode 9a which counters on the TFT array substrate 10 at RGB by a color resist etc. If it does in this way, the liquid crystal equipment in each operation gestalt is applicable to the liquid crystal equipment for color displays, such as electrochromatic display television of a direct viewing type or a reflective mold, besides a projector. Furthermore, a micro lens may be formed so that it may correspond 1 pixel on [ one ] the opposite substrate 20. thus, by forming a micro lens, the condensing effectiveness of incident light is boiled markedly, it can improve, and bright liquid crystal

equipment can be realized. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, the brighter liquid crystal equipment for color displays is realizable.

[0093] In addition, since substrate light-shielding film 11a and electric conduction film 90a of protection-from-light nature are prepared on the TFT array substrate 10, incidence of the light is carried out from the TFT array substrate 10 side, and it may be made to carry out outgoing radiation, although [ the liquid crystal equipment in each operation gestalt explained above ] incidence of the incident light is carried out from the opposite substrate 20 side as usual from the opposite substrate 20 side. Moreover, it is not necessary to arrange separately the polarizing plate with which AR (AntiReflection) coat was carried out for acid resisting for preventing the echo by the side of the rear face of the TFT array substrate 10, or to stick AR film, and only the part can reduce ingredient cost, and a contaminant, a blemish, etc. do not drop the yield at the time of polarizing plate attachment, and it is very Moreover, since lightfastness is excellent, even if it uses the bright light source, or it carries out polarization conversion by the polarization beam splitter and it raises efficiency for light utilization, image quality degradation of the cross talk by light etc. is not produced. Moreover, in this operation gestalt, although electric conduction film 90a is formed by protection-from-light nature, when the film of protection-from-light nature is formed in others to the incidence of the light from an opposite substrate side, electric conduction film 90a may not be formed by protection-from-light nature. Even when electric conduction film 90a does not have protection-from-light nature, according to the configuration of this example, it is possible to increase storage capacitance.

[0094] Moreover, although explained as a switching element prepared in each pixel that it was the poly-Si TFT of a forward stagger mold or a coplanar mold, each operation gestalt is effective also to TFT of other formats, such as TFT of a reverse stagger mold, and an amorphous silicon TFT.

[0095] The electro-optic device of this invention is not restricted to each operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole description, and the electro-optic device accompanied by such modification is also contained in the technical range of this invention.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] They are representative circuit schematics prepared in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt of this invention, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is a sectional view in alignment with A-A' of drawing 2 .

[Drawing 4] It is the representative circuit schematic of 1 pixel which constitutes the electro-optic device of the operation gestalt of this invention.

[Drawing 5] It is the top view extracting and showing the electric conduction film and junction film of protection-from-light nature among drawing 2 .

[Drawing 6] It is the top view extracting and showing the junction film and a capacity electrode among drawing 2 .

[Drawing 7] It is the top view extracting and showing a capacity electrode and a semi-conductor layer among drawing 2 .

[Drawing 8] It is the top view extracting and showing a semi-conductor layer and a substrate light-shielding film among drawing 2 .

[Drawing 9] It is the top view extracting and showing the electric conduction film and pixel electrode of protection-from-light nature among drawing 2 .

[Drawing 10] It is the top view extracting and showing a substrate light-shielding film, the electric conduction film of protection-from-light nature, the junction film, and the data line among drawing 2 .

[Drawing 11] (1) is a sectional view in alignment with B-B' of drawing 2 , and (2) is the sectional view of the conventional example.

[Drawing 12] It is the mimetic diagram having shown the polarity of the picture signal supplied to two or more pixel electrodes of the shape of a matrix which constitutes the image display field in the electro-optic device of the 2nd operation gestalt of this invention.

[Drawing 13] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 2nd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 14] It is a sectional view in alignment with A-A' of drawing 13 .

[Drawing 15] It is a sectional view in alignment with B-B' of drawing 13 .

[Drawing 16] It is a sectional view in alignment with C-C' of drawing 13 .

[Drawing 17] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 3rd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 18] It is a sectional view in alignment with A-A' of drawing 17 .

[Drawing 19] It is the top view of two or more pixel groups where the TFT array substrate with which

the data line in the electro-optic device of the 4th operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 20] It is a sectional view in alignment with A-A' of drawing 19 .

[Drawing 21] It is the top view which looked at the TFT array substrate in the liquid crystal equipment of each operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 22] It is a sectional view in alignment with H-H' of drawing 21 .

[Description of Notations]

- 1a -- Semi-conductor layer
- 1a' -- Channel field
- 1b -- Low concentration source field
- 1c -- Low concentration drain field
- 1d -- High concentration source field
- 1e -- High concentration drain field
- 1f -- Capacity electrode
- 2 -- Gate dielectric film
- 3a -- Scanning line
- 3b -- Capacity electrode
- 4 -- Interlayer insulation film
- 5 -- Contact hole
- 6a -- Data line
- 7 -- Interlayer insulation film
- 8a -- Contact hole
- 8b -- Contact hole
- 9a -- Pixel electrode
- 10 -- TFT array substrate
- 11a -- Substrate light-shielding film
- 12 -- Substrate insulator layer
- 16 -- Orientation film
- 20 -- Opposite substrate
- 21 -- Counterelectrode
- 22 -- Orientation film
- 30 -- TFT
- 50 -- Liquid crystal layer
- 70 -- Storage capacitance
- 80a, 80a' -- Junction film
- 81 -- Interlayer insulation film
- 90a -- Electric conduction film of protection-from-light nature
- 91 -- Interlayer insulation film
- 95 -- Contact hole
- 101 -- Data-line actuation circuit
- 104 -- Scanning-line actuation circuit

---

[Translation done.]



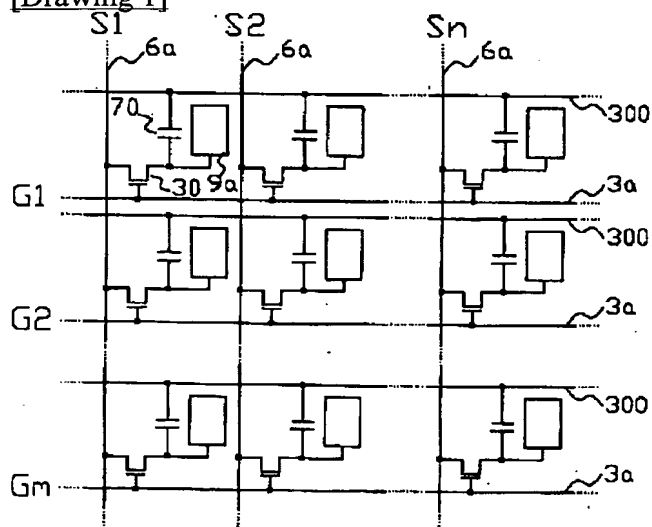
**\* NOTICES \***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

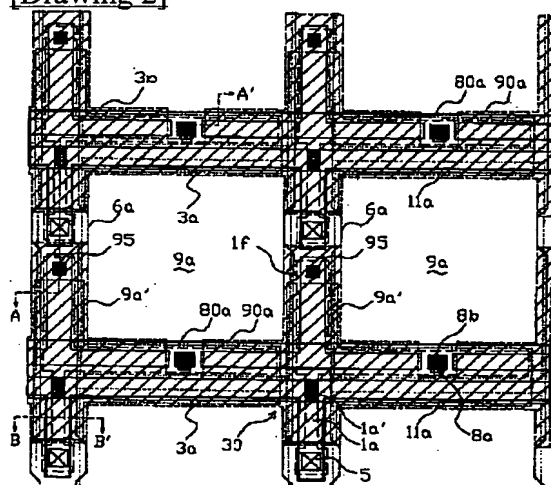
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DRAWINGS

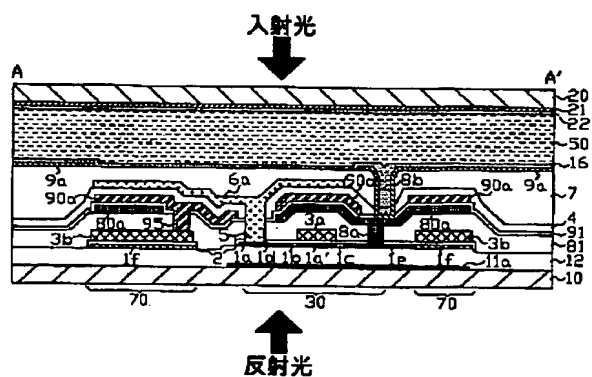
[Drawing 1]



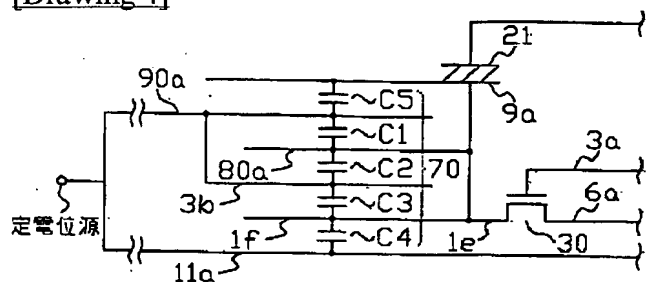
[Drawing 2]



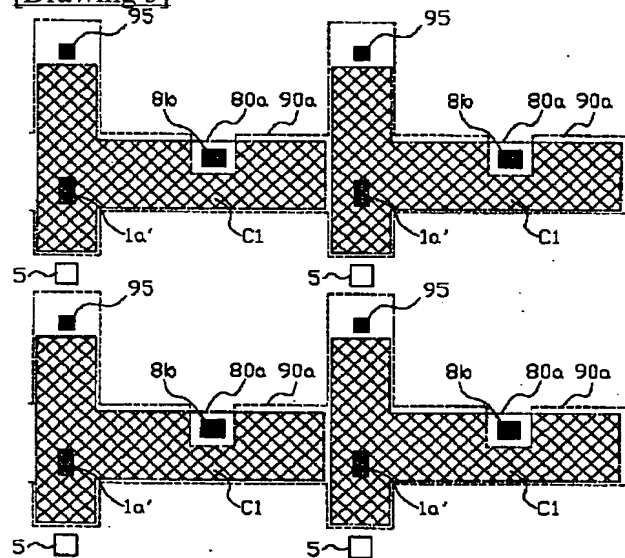
[Drawing 3]



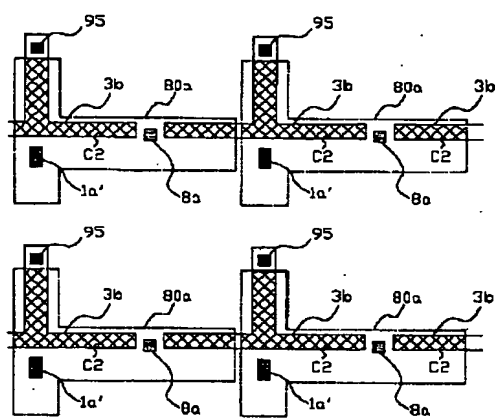
[Drawing 4]



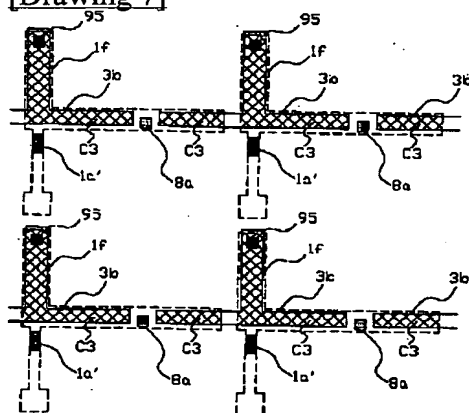
[Drawing 5]



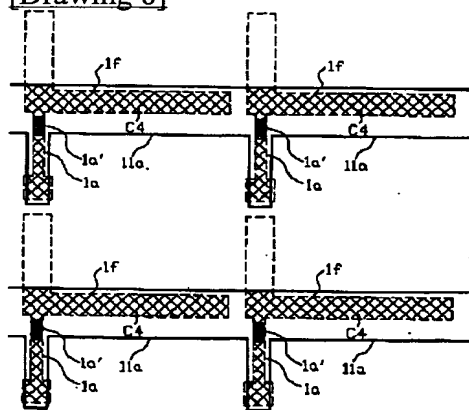
[Drawing 6]



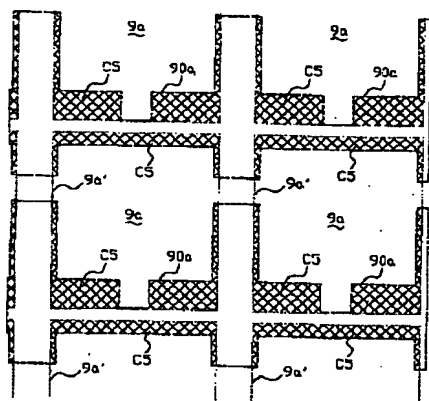
[Drawing 7]



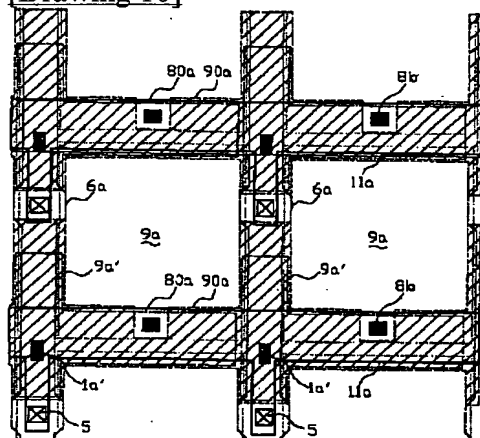
[Drawing 8]



[Drawing 9]



[Drawing 10]



[Drawing 11]

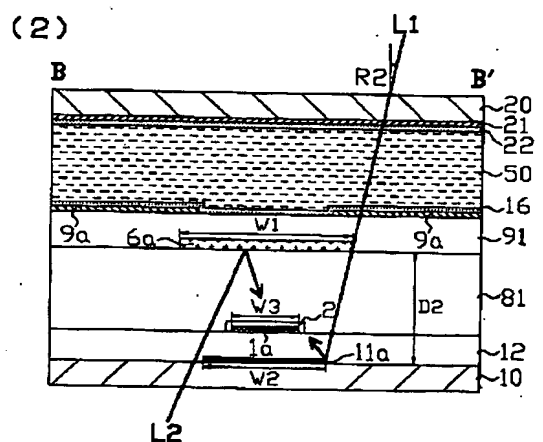
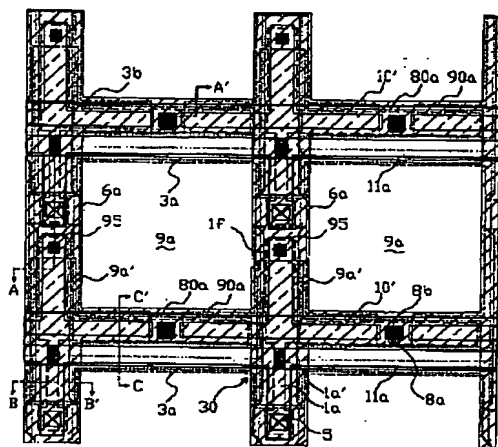
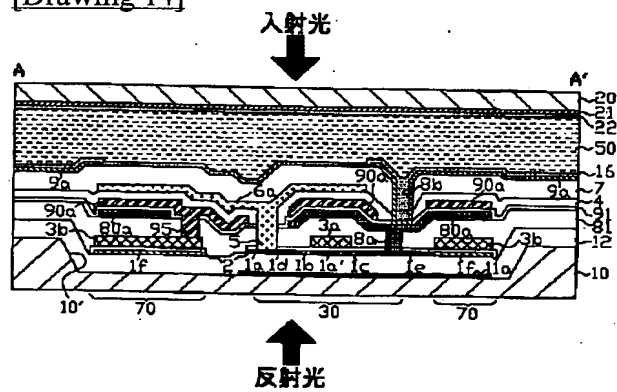


Figure 12 is a schematic diagram of a 4x4 grid of cells. The grid is divided into four columns and four rows. Each cell contains a '+' or '-' sign. The columns are labeled '6a' at the top and '9a' at the bottom. The rows are labeled '9a' on the left and '3a' on the right. A coordinate system with X and Y axes is shown at the bottom left.

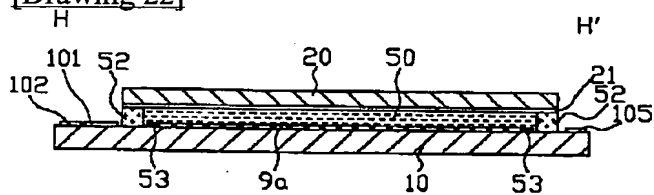
[http://www4.ipdl.ncipi.go.jp/cgi-bin/tran\\_web\\_cgi\\_ejje](http://www4.ipdl.ncipi.go.jp/cgi-bin/tran_web_cgi_ejje)



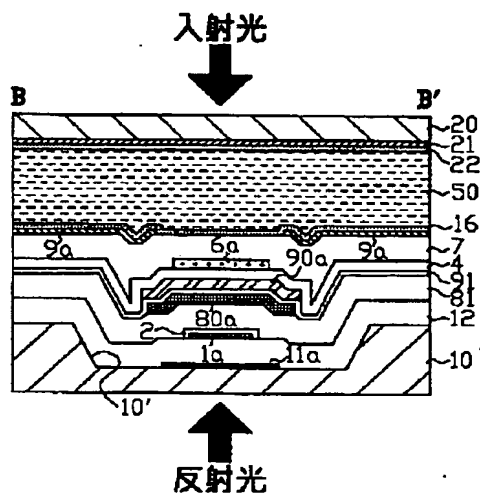
[Drawing 14]



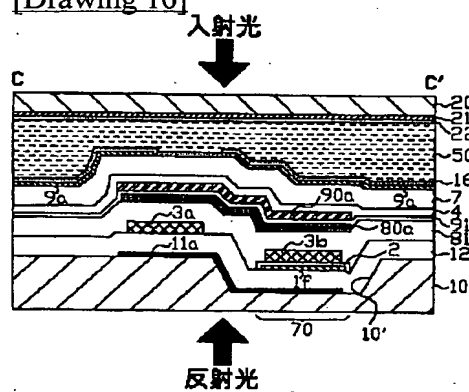
[Drawing 22]



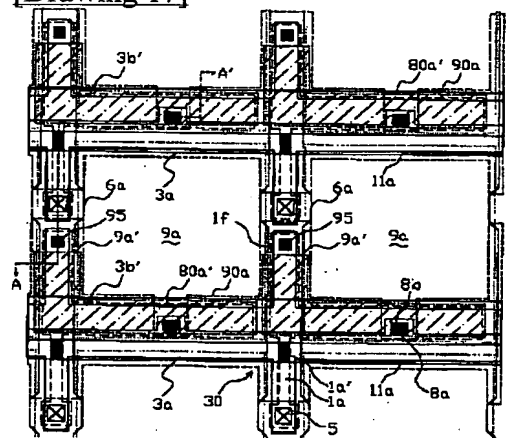
[Drawing 15]



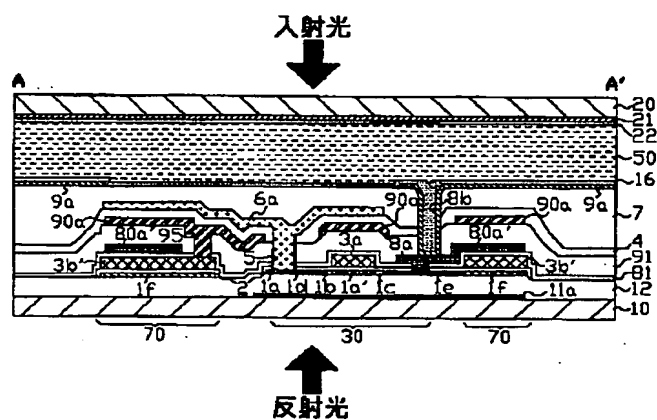
[Drawing 16]



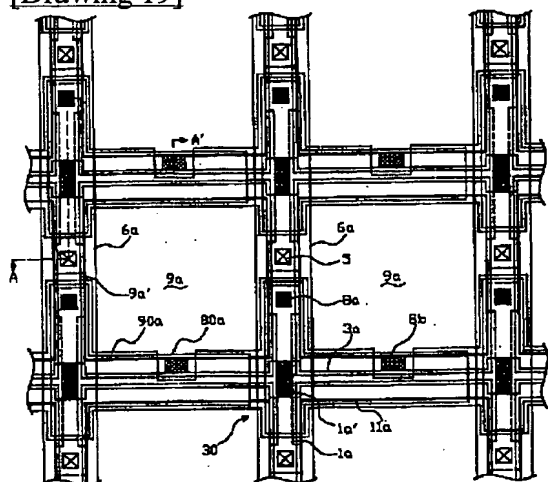
[Drawing 17]



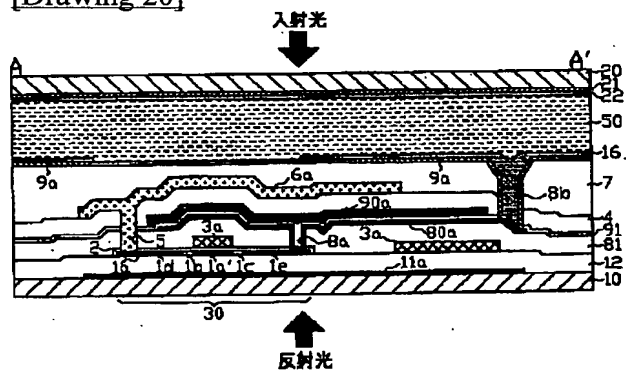
[Drawing 18]



[Drawing 19]

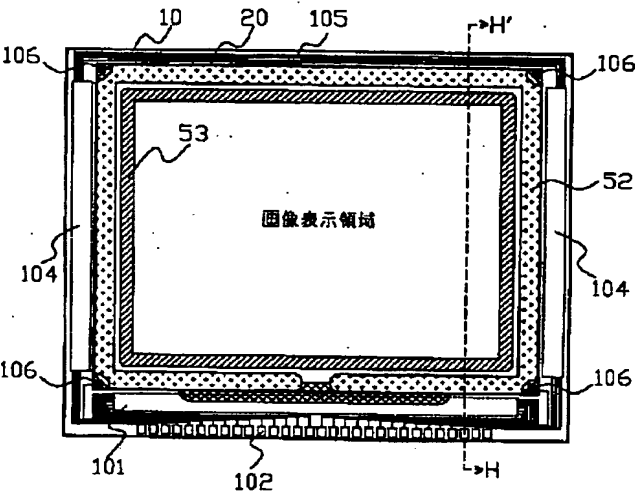


[Drawing 20]



[Drawing 21]





[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-330856  
(P2001-330856A)

(43) 公開日 平成13年11月30日 (2001. 11. 30)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード*(参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 1
1/13357		1/13357	2 H 0 9 2
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
H 0 1 L 29/786		H 0 1 L 29/78	6 1 2 Z 5 F 1 1 0
21/336			

審査請求 有 請求項の数16 O L (全 19 頁)

(21) 出願番号 特願2001-7910(P2001-7910)  
(22) 出願日 平成13年 1 月16日 (2001. 1. 16)  
(31) 優先権主張番号 特願2000-77171(P2000-77171)  
(32) 優先日 平成12年 3 月17日 (2000. 3. 17)  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿 2 丁目 4 番 1 号  
(72) 発明者 村出 正夫  
長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内  
(74) 代理人 100095728  
弁理士 上柳 雅誉 (外 1 名)

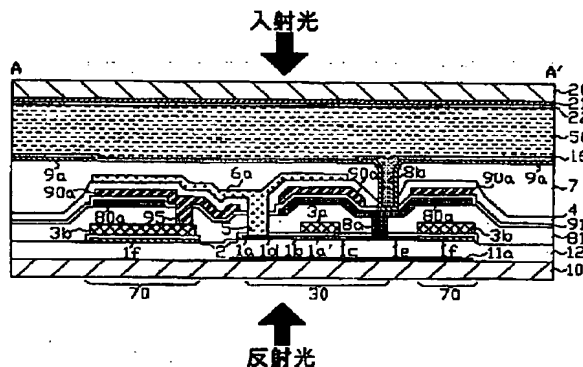
最終頁に続く

#### (54) 【発明の名称】 電気光学装置

#### (57) 【要約】

【課題】 画素スイッチング用の T F T 上方に入射光に対する遮光膜を設けると共に下方に戻り光に対する遮光膜を設けた形式の電気光学装置において、画素開口率を高めると同時に蓄積容量を増大させる。

【解決手段】 電気光学装置は、基板上に T F T (30)、データ線 (6a)、走査線 (3a)、及び画素電極 (9a) を備えており、T F T を構成する半導体層 (1a) は中継膜 (80a) を中継して画素電極と接続されている。データ線と中継膜の層間に設けられた遮光性の導電膜 (90a) と、中継膜と半導体層の層間に設けられた走査線と同一膜からなる容量電極 (3b) とを電氣的に接続して定電位にすることにより、各層間で蓄積容量を形成する。



## 【特許請求の範囲】

【請求項 1】 基板上に走査線と、前記走査線に交差するデータ線と、前記走査線と前記データ線に接続された薄膜トランジスタと、前記薄膜トランジスタのドレイン領域に接続された画素電極を有する電気光学装置であって、前記走査線の上方でかつ前記データ線の下方に第 1 蓄積容量を積層したことを特徴とする電気光学装置。

【請求項 2】 前記第 1 蓄積容量は、第 1 容量電極と、前記第 1 容量電極に対して絶縁膜を介して対向配置され、前記薄膜トランジスタのドレイン領域と前記画素電極とを電気的に接続する中継膜をなす第 2 容量電極で形成されることを特徴とする請求項 1 記載の電気光学装置。

【請求項 3】 前記第 1 蓄積容量は、前記薄膜トランジスタのソース領域と前記データ線との接続領域を残して、前記半導体層及び前記走査線の各々の領域に重なるように形成されていることを特徴とする請求項 1 または 2 記載の電気光学装置。

【請求項 4】 前記第 2 容量電極と、絶縁膜を介して前記第 2 容量電極に対向配置し、前記走査線と同一膜からなる第 3 容量電極とで第 2 蓄積容量を形成することを特徴とする請求項 2 または 3 記載の電気光学装置。

【請求項 5】 前記第 3 容量電極は、前記薄膜トランジスタのドレイン領域と前記第 2 容量電極との接続領域を残して、前記走査線と並行して形成されることを特徴とする請求項 4 記載の電気光学装置。

【請求項 6】 前記第 3 容量電極は、前記第 1 容量電極と電気的に接続されていることを特徴とする請求項 4 または 5 記載の電気光学装置。

【請求項 7】 前記第 3 容量電極と前記第 1 容量電極との電気的接続部は、前記データ線の下領域に位置することを特徴とする請求項 6 記載の電気光学装置。

【請求項 8】 前記第 3 容量電極は前記走査線に沿って延びる第 1 容量線の一部からなり、前記第 1 容量電極は前記走査線に沿って延びる第 2 容量線の一部からなり、前記第 1 容量線及び前記第 2 容量線は、前記画素電極が配置された画像表示領域の周辺まで延設されて電気的に接続されてなることを特徴とする請求項 4 乃至 7 のいずれか一項記載の電気光学装置。

【請求項 9】 前記第 3 容量電極と、絶縁膜を介して前記第 3 容量電極に対向配置し、前記半導体層と同一膜からなる第 4 容量電極とで第 3 蓄積容量を形成することを特徴とする請求項 4 乃至 8 のいずれか一項記載の電気光学装置。

【請求項 10】 前記第 4 容量電極は、前記薄膜トランジスタのドレイン領域から延長して形成されることを特徴とする請求項 9 記載の電気光学装置。

【請求項 11】 前記第 4 容量電極は、前記走査線と並行して形成されることを特徴とする請求項 9 または 10

記載の電気光学装置。

【請求項 12】 前記第 2 蓄積容量の容量は、前記第 1 蓄積容量及び前記第 3 蓄積容量の各々の容量に対して小さいことを特徴とする請求項 9 乃至 11 のいずれか一項記載の電気光学装置。

【請求項 13】 半導体層と同一膜からなる前記第 4 容量電極と、絶縁膜を介して前記第 4 容量電極に対向配置し、前記半導体層を遮光する第 5 容量電極とで第 4 蓄積容量を形成することを特徴とする請求項 4 乃至 12 のいずれか一項記載の電気光学装置。

【請求項 14】 前記第 5 容量電極は、画像表示領域の周辺で前記第 1 容量電極と電気的に接続されていることを特徴とする請求項 13 記載の電気光学装置。

【請求項 15】 前記第 1 容量電極と、絶縁膜を介して前記第 1 容量電極に対向配置し、前記画素電極をなす第 6 容量電極とで第 5 蓄積容量を形成することを特徴とする請求項 2 乃至 14 のいずれか一項記載の電気光学装置。

【請求項 16】 前記第 5 蓄積容量は、一画素のほぼ全周にわたり形成されることを特徴とする請求項 15 記載の電気光学装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、アクティブマトリクス駆動方式の電気光学装置の技術分野に属し、特に画素電極に対して蓄積容量を付加するための容量線を備えると共に、画素電極と画素スイッチング用の薄膜トランジスタ (Thin Film Transistor: 以下適宜、TFT と称す) との間で電気導通を良好にとるための導電膜を、基板上の積層構造中に備えた形式の電気光学装置の技術分野に属する。

## 【0002】

【背景技術】 従来、TFT 駆動によるアクティブマトリクス駆動方式の液晶装置等の電気光学装置においては、TFT のゲート電極に走査線を介して走査信号が供給されると、TFT はオン状態とされ、半導体層のソース領域にデータ線を介して供給される画像信号が当該 TFT のソース・ドレイン間を介して画素電極に供給される。このような画像信号の供給は、各 TFT を介して画素電極毎に極めて短時間しか行われないので、TFT を介して供給される画像信号の電圧を、このオン状態とされた時間よりも遥かに長時間に亘って保持するために、各画素電極には蓄積容量が付加されるのが一般的である。

## 【0003】

【発明が解決しようとする課題】 この種の電気光学装置においては、表示画像の高品位化という一般的要請が強く、このためには、各画素において、表示光が透過しない非画素開口領域に対して、表示光が透過する画素開口領域を広げることで、画素ピッチを微細化しつつ、画素開口率を高めると同時に各画素電極に対して付加す

る蓄積容量を増大させることが極めて重要となる。

【0004】一般に蓄積容量は、非画素開口領域を利用して形成されるので、画素開口領域に蓄積容量を作り込むことは基本的に困難である。このため、画素開口率を高めるように画素開口領域を広げる程、蓄積容量を作り込むことができる非画素開口領域は狭くなってしまふ。或いは蓄積容量を増大させるように非画素開口領域を広げる程、画素開口率は低下してしまうという問題点がある。

【0005】本発明は上述の問題点に鑑みなされたものであり、画素開口率を高めると同時に蓄積容量を増大させることができ、高品位の画像表示が可能な電気光学装置を提供することを課題とする。

【0006】

【課題を解決するための手段】（１）本発明の電気光学装置は上記課題を解決するために、基板上に走査線と、前記走査線に交差するデータ線と、前記走査線と前記データ線に接続された薄膜トランジスタと、前記薄膜トランジスタのドレイン領域に接続された画素電極を有する電気光学装置であって、前記走査線の上方でかつ前記データ線の下方に第１蓄積容量を積層したことを特徴とする。

【0007】本発明のかかる構成によれば、積層構造を利用して走査線の上方でかつデータ線の下方に第１蓄積容量を形成することにより、蓄積容量を増大させ、高品位の画像表示が可能な電気光学装置を提供することができる。

【0008】（２）本発明の電気光学装置の一態様は、前記第１蓄積容量は、第１容量電極と、前記第１容量電極に対して絶縁膜を介して対向配置され、前記薄膜トランジスタのドレイン領域と前記画素電極とを電気的に接続する中継膜をなす第２容量電極で形成されることを特徴とする。

【0009】本発明のかかる構成によれば、第１蓄積容量を形成する第２容量電極は、薄膜トランジスタのドレイン領域と画素電極とを電気的に接続する中継膜として構成したので、画素電極と半導体層との間の距離が長く電気的な接続が困難であった問題を解決することができる。また、第２容量電極がコンタクトホール開孔時におけるエッチングの突き抜けを防止できる。

【0010】（３）本発明の電気光学装置の他の態様は、前記第１蓄積容量は、前記薄膜トランジスタのソース領域と前記データ線との接続領域を残して、前記半導体層及び前記走査線の各々の領域に重なるように形成されていることを特徴とする。

【0011】本発明のかかる構成によれば、半導体層及び走査線の各々の領域に重なるように形成したので、画素開口率を高めると同時に蓄積容量を増大させることができる。

【0012】（４）本発明の電気光学装置の他の態様

は、前記第２容量電極と、絶縁膜を介して前記第２容量電極に対向配置し、前記走査線と同一膜からなる第３容量電極とで第２蓄積容量を形成することを特徴とする。

【0013】本発明のかかる構成によれば、第１蓄積容量を形成する第２容量電極と走査線層を利用して第２蓄積容量を形成したので、基板の厚み方向に蓄積容量を積み重ねることができるため、画素ピッチを微細化しても、非開口領域内に比較的大きな蓄積容量を構築することができる。また、第３容量電極は、走査線と同一膜からなるため、比較的少ない層数の積層構造により蓄積容量を構築することができる。

【0014】（５）本発明の電気光学装置の他の態様は、前記第３容量電極は、前記薄膜トランジスタのドレイン領域と前記第２容量電極との接続領域を残して、前記走査線と並行して形成されることを特徴とする。

【0015】本発明のかかる構成によれば、第３容量電極は走査線と並行して形成したので、非開口領域を利用して蓄積容量を増大することができる。

【0016】（６）本発明の電気光学装置の他の態様は、前記第３容量電極は、前記第１容量電極と電気的に接続されていることを特徴とする。

【0017】本発明のかかる構成によれば、第１容量電極と第３容量電極とは電位変動がないので、薄膜トランジスタの特性に影響を及ぼす事態を未然に防止できる。

【0018】（７）本発明の電気光学装置の他の態様は、前記第３容量電極と前記第１容量電極との電気的接続部は、前記データ線の下方領域に位置することを特徴とする。

【0019】本発明のかかる構成によれば、画素電極間の間隙領域におけるデータ線の下方という各画素の開口領域として利用不可能な領域を、第３容量電極と第１容量電極との接続に利用したので、画素の高開口率化を図る上で大変有利である。

【0020】（８）本発明の電気光学装置の他の態様は、前記第３容量電極は前記走査線に沿って延びる第１容量線の一部からなり、前記第１容量電極は前記走査線に沿って延びる第２容量線の一部からなり、前記第１容量線及び前記第２容量線は、前記画素電極が配置された画像表示領域の周辺まで延設されて電気的に接続されることを特徴とする。

【0021】本発明のかかる構成によれば、走査線に沿って配列された複数の第３容量電極を含む第１容量線と、走査線に沿って配列された複数の第１容量電極を含む第２容量線とは、画像表示領域の外側で相互に電気的に接続されているので、第３容量電極と第１容量電極とを比較的簡単に且つ確実に第１及び第２容量線を介して相互に電気的に接続することが可能となる。また、画像表示領域内において両者間を接続するためのコンタクトホールを設ける必要がないため、蓄積容量を増大させることができる。

【0022】(9) 本発明の電気光学装置の他の態様は、前記第3容量電極と、絶縁膜を介して前記第3容量電極に対向配置し、前記半導体層と同一膜からなる第4容量電極とで第3蓄積容量を形成することを特徴とする。

【0023】本発明のかかる構成によれば、第2蓄積容量を形成する第3容量電極と半導体層を利用して第3蓄積容量を形成したので、基板の厚み方向に蓄積容量を積み重ねることができるため、画素ピッチを微細化しても、非開口領域内に比較的大きな蓄積容量を構築することができる。また、第4容量電極は、半導体層と同一膜からなるため、比較的少ない層数の積層構造により蓄積容量を構築することができる。

【0024】(10) 本発明の電気光学装置の他の態様は、前記第4容量電極は、前記薄膜トランジスタのドレイン領域から延長して形成されることを特徴とする。

【0025】本発明のかかる構成によれば、薄膜トランジスタのドレイン領域を利用して蓄積容量を形成することができる。

【0026】(11) 本発明の電気光学装置の他の態様は、前記第4容量電極は、前記走査線と並行して形成されることを特徴とする。

【0027】本発明のかかる構成によれば、第3容量電極は走査線と並行して形成したので、非開口領域を利用して蓄積容量を増大することができる。

【0028】(12) 本発明の電気光学装置の他の態様は、前記第2蓄積容量の容量は、前記第1蓄積容量及び前記第3蓄積容量の各々の容量に対して小さいことを特徴とする。

【0029】本発明のかかる構成によれば、第1容量電極と走査線と同一膜からなる第3電極で構成される第2蓄積容量を小さくしたので、TFTの誤動作に影響しない程度で容量を形成することができる。

【0030】(13) 本発明の電気光学装置の他の態様は、半導体層と同一膜からなる前記第4容量電極と、絶縁膜を介して前記第4容量電極に対向配置し、前記半導体層を遮光する第5容量電極とで第4蓄積容量を形成することを特徴とする。

【0031】本発明のかかる構成によれば、第3蓄積容量を形成する半導体層と同一膜からなる第4容量電極と半導体層を遮光する遮光膜を利用して第4蓄積容量を形成したので、基板の厚み方向に蓄積容量を積み重ねることができるため、画素ピッチを微細化しても、非開口領域内に比較的大きな蓄積容量を構築することができる。また、第5容量電極は、遮光膜からなるため、比較的少ない層数の積層構造により蓄積容量を構築することができる。加えて、遮光膜は、少なくともチャンネル領域を基板側から見て覆うので、基板側からの戻り光がチャンネル領域に入射して、薄膜トランジスタの特性を変化させることを効果的に防止できる。

【0032】(14) 本発明の電気光学装置の他の態様は、前記第5容量電極は、画像表示領域の周辺で前記第1容量電極と電気的に接続されていることを特徴とする。

【0033】本発明のかかる構成によれば、前記第1容量電極、前記第5容量電極さらに第3容量電極を共通電位にすることができ、安定した蓄積容量を形成することができる。

【0034】(15) 本発明の電気光学装置の他の態様は、前記第1容量電極と、絶縁膜を介して前記第1容量電極に対向配置し、前記画素電極をなす第6容量電極とで第5蓄積容量を形成することを特徴とする。

【0035】本発明のかかる構成によれば、第1蓄積容量を形成する第1容量電極と画素電極を利用して第5蓄積容量を形成したので、基板の厚み方向に蓄積容量を積み重ねることができるため、画素ピッチを微細化しても、非開口領域内に比較的大きな蓄積容量を構築することができる。また、第6容量電極は、画素電極からなるため、比較的少ない層数の積層構造により蓄積容量を構築することができる。

【0036】(16) 本発明の電気光学装置の他の態様は、前記第5蓄積容量は、一面素のほぼ全周にわたり形成されることを特徴とする。

【0037】本発明のかかる構成によれば、一面素の周辺領域を利用して蓄積容量を増大させることができる。

【0038】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにする。

#### 【0039】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。

【0040】(第1実施形態) 本発明の電気光学装置の一例である液晶装置の構成について、図1から図11を参照して説明する。図1は、液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路であり、図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は、図2のA-A'に沿った断面図である。尚、図3においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0041】図1において、本実施形態における液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9a及び画素電極9aを制御するためのTFT30が形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線3aが電気的に接続されてお

り、所定のタイミングで、走査線 3a に走査信号 G1、G2、…、Gm を、この順に線順次で印加するように構成されている。画素電極 9a は、TFT30 のドレインに電氣的に接続されており、スイッチング素子である TFT30 を一定期間だけそのスイッチを閉じることにより、データ線 6a から供給される画像信号 S1、S2、…、Sn を所定のタイミングで書き込む。画素電極 9a を介して液晶に書き込まれた所定レベルの画像信号 S1、S2、…、Sn は、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光の透過光量減少し、ノーマリーブラックモードであれば、印加された電圧に応じて入射光の透過光量が増大し、全体として液晶装置からは画像信号に応じたコントラスト比を持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極 9a と対向電極との間に形成される液晶容量と並列に蓄積容量 70 を付加する。蓄積容量 70 は、画素電極 9a と電氣的に接続された一方の容量電極と、定電位が供給された容量線 300 と電氣的に接続された他方の容量電極との間に誘電体膜を介して形成される。この蓄積容量 70 により、例えば画素電極 9a の電圧は、ソース電圧が印加された時間よりも 3 桁も長い時間だけ保持される。これにより、保持特性は更に改善され、コントラスト比の高い液晶装置が実現できる。

【0042】図 2 において、液晶装置の TFT アレイ基板上には、マトリクス状に複数の透明な画素電極 9a（点線部により画素電極端 9a' が示されている）が設けられており、画素電極 9a の縦横の境界に各々沿ってデータ線 6a、走査線 3a が設けられている。半導体層 1a のうちチャネル領域 1a'（図中右下りの斜線の領域）に対向するように走査線 3a が配置されており、走査線 3a はゲート電極として機能する。このように、走査線 3a とデータ線 6a とが交差する箇所には夫々、チャネル領域 1a' に走査線 3a の一部がゲート電極として対向配置された TFT30 が設けられている。画素電極 9a は、中間導電膜である中継膜 80a を中継して、コンタクトホール 8a 及び 8b を介して半導体層 1a のうち後述のドレインに電氣的に接続されている。データ線 6a は、コンタクトホール 5 を介してポリシリコン膜等からなる半導体層 1a のうち後述のソース領域に電氣的に接続されている。

【0043】また、半導体層 1a から延設した容量電極 1f（第 4 容量電極）と後述するゲート絶縁膜を介して少なくとも部分的に重なるように、走査線 3a と同一膜からなる容量電極 3b（第 3 容量電極）を設けても良い。これにより、図 1 における蓄積容量 70 の少なくとも一部を形成することができる。

【0044】更に、図 2 において太線で示した領域には夫々、走査線 3a に沿って TFT30 の下側を通るように、下地遮光膜 11a が設けられている。より具体的には、下地遮光膜 11a は、少なくとも TFT のチャネル領域 1a' 及び当該チャネル領域 1a' とソース及びドレイン領域との接合領域を TFT アレイ基板側から見て夫々覆う位置に設けられている。また、走査線 3a の方向に沿って画素電極 9a がマトリクス状に形成された画像表示領域からその周囲に延設され、周辺領域にて定電位源と接続するようにすると良い。このように、下地遮光膜 11a の電位を定電位に固定することにより、TFT30 の誤動作を防ぐことができる。定電位源としては、後述する当該液晶装置を駆動するための周辺回路、例えば、走査線駆動回路、データ線駆動回路等に供給される負電源、正電源等の定電位源、接地電源、対向電極に供給される定電位源等が挙げられる。電位レベルとすれば、走査線 3a に供給される走査信号のオフレベルにしておくことが望ましい。これにより、走査線 3a との間に寄生容量がほとんど発生しないので、走査線 3a に供給される走査信号の遅延が生じることはほとんどない。

【0045】本実施形態では特に、図中右上がりの斜線で示した領域に、遮光性の導電膜（第 1 容量電極）90a が形成されている。遮光性の導電膜 90a は、走査線 3a とデータ線 6a の間の層間に形成されており、コンタクトホール 5 及びコンタクトホール 8b の形成領域を除く、データ線 6a や走査線 3a 等の配線及び TFT30 や蓄積容量の形成領域と平面的に見て重ねることができるため、TFT アレイ基板上での遮光を実現することができる。また、遮光性の導電膜 90a は、走査線 3a の方向に沿って画像表示領域からその周囲に延設し、周辺領域にて定電位源と接続することができる。これにより、遮光性の導電膜 90a は図 1 における容量線 300 として機能することができる。また、コンタクトホール 95 を介して走査線 3a と同一膜からなる容量電極 3b に接続することにより、定電位を供給することで、容量電極 1f との間で蓄積容量 70 を容易に形成することができる。定電位源としては、後述する当該液晶装置を駆動するための周辺回路、例えば、走査線駆動回路、データ線駆動回路等に供給される負電源、正電源等の定電位源、接地電源、対向電極に供給される定電位源等が挙げられる。

【0046】次に図 3 の断面図に示すように、本実施形態における液晶装置は、基板の一例を構成する透明な TFT アレイ基板 10 と、これに対向配置される透明な対向基板 20 とを備えている。TFT アレイ基板 10 は、例えば石英基板やガラス基板あるいはシリコン基板からなり、対向基板 20 は、例えばガラス基板や石英基板からなる。TFT アレイ基板 10 には、ITO 膜などの透明導電性膜からなる画素電極 9a が設けられており、

液晶層 50 に TN (Twisted Nematic) 液晶等を用いる場合、画素電極 9a の表面にラビング処理等の所定の配向処理が施された配向膜 16 を設けるようにする。

【0047】他方、対向基板 20 には、その全面に渡って ITO 膜などの透明導電性膜からなる対向電極 21 が設けられており、対向電極 21 の表面にラビング処理等の所定の配向処理が施された配向膜 22 を設けるようにする。

【0048】更に、TFT30 に対向する位置において、TFT アレイ基板 10 と TFT30 との間には、下地遮光膜 11a が設けられている。下地遮光膜 11a は、少なくとも画素スイッチング用の TFT30 のチャネル領域 1a' 及び当該チャネル領域 1a' とソース及びドレイン領域との接合領域に対向する位置に形成されているので、TFT アレイ基板 10 側からの反射光等が、チャネル領域 1a' やその隣接領域に照射されることはない。これにより、光に起因したリーク電流の発生により TFT30 の特性が変化することはない。下地遮光膜 11a としては、好ましくは Ti (チタン)、Cr (クロム)、W (タングステン)、Ta (タンタル)、Mo (モリブデン) 及び Pb (鉛) などの不透明な高融点金属を少なくとも一つ含む、金属単体、合金、金属シリサイド等から構成するのが好ましい。あるいは、直に入射光が回り込んでも光を吸収できるように、下地遮光膜 11a の表面にポリシリコン等の反射防止膜を形成しても良い。また、TFT アレイ基板 10 側からの反射光等が弱い場合には、下地遮光膜 11a にポリシリコン膜を用いても構わない。このような材料から下地遮光膜 11a を構成すれば、例えば、ゲート絶縁膜 2 の形成における高温処理により、下地遮光膜 11a が破壊されたり溶融しないようにできる。尚、本実施形態では下地遮光膜 11a を、各走査線 3a の下方を当該走査線 3a に沿って縞状に形成しているが、各データ線 6a の下方を当該データ線 6a に沿って縞状に形成しても良いし、或いは各走査線 3a 及び各データ線 6a の下方に格子状に形成しても良いことは言うまでもない。このように下地遮光膜 11a を、縞状に形成すれば下地遮光膜 11a による応力の緩和を実現できるし、格子状に形成すれば遮光性が高まるだけでなく下地遮光膜 11a を更に低抵抗化を図ることができる。

【0049】また、下地遮光膜 11a と TFT30 との間には、下地絶縁膜 12 が設けられている。下地絶縁膜 12 は、TFT30 を構成する半導体層 1a を下地遮光膜 11a から電気的に絶縁するために設けられるものである。更に、下地絶縁膜 12 は、TFT アレイ基板 10 の全面に形成されることにより、TFT30 のための下地膜としての機能をも有する。即ち、TFT アレイ基板 10 の表面の研磨時における荒れや、洗浄後に残る汚れ等で TFT30 の特性変化を防止する機能を有する。下地絶縁膜 12 は、例えば、NSG (ノンドープトシリケ

ートガラス)、PSG (リンシリケートガラス)、BSG (ボロンシリケートガラス)、BPSG (ボロンリンシリケートガラス) などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。また、下地絶縁膜 12 により、下地遮光膜 11a が TFT30 を汚染する事態を未然に防ぐこともできる。

【0050】更に本実施形態では、下地絶縁膜 12 上に形成される TFT30 は、LDD (Lightly Doped Drain) 構造を有しており、例えばポリシリコン膜からなる半導体層 1a は、走査線 3a からの電界によりチャネルが形成されるチャネル領域 1a' を挟んで低濃度ソース領域 1b 及び低濃度ドレイン領域 1c が形成され、低濃度ソース領域 1b には高濃度ソース領域 1d が接続され、低濃度ドレイン領域 1c には高濃度ドレイン領域 1e が接続されている。このように、TFT30 を LDD 構造で形成することにより、TFT30 のオフ時におけるリーク電流を大幅に低減することができ、保持性能を高めることができる。また、TFT30 は、低濃度ソース領域 1b 及び低濃度ドレイン領域 1c に不純物の打ち込みを行わないオフセット構造を採っても良いし、走査線 3a の一部であるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース領域 1d 及び高濃度ドレイン領域 1e を形成するセルフアライン型の TFT であっても良い。

【0051】半導体層 1a 上には 100nm 以下の薄膜でゲート絶縁膜 2 が形成される。ゲート絶縁膜 2 は、ポリシリコン膜を 1000 度以上の高温で酸化することにより緻密で絶縁性の高い膜を形成することができる。高温処理ができない場合は、CVD (Chemical Vapor Deposition) 等により形成しても良い。ゲート絶縁膜 2 上には、例えば P (リン) が打ち込まれた低抵抗なポリシリコン膜で形成された走査線 3a を配置し、半導体層 1a と重なった部分の走査線 3a がゲート電極として機能する。

【0052】半導体層 1a 上に形成したゲート絶縁膜 2 及び走査線 3a 上に、CVD 等により層間絶縁膜 81 を堆積し、高濃度ドレイン領域 1e の所定箇所において、ゲート絶縁膜 2 及び層間絶縁膜 81 に対してコンタクトホール 8a を開孔する。このコンタクトホール 8a を介して高濃度ドレイン領域 1e と導電性の中継膜 80a を電気的に接続する。中継膜 80a 上には、層間絶縁膜 91、層間絶縁膜 4、層間絶縁膜 7 が順次積層され、これら層間絶縁膜に対して中継膜 80a (第 2 容量電極) の所定位置にコンタクトホール 8b を開孔する。このコンタクトホール 8b を介して中継膜 80a と画素電極 9a を電気的に接続する。このように、中継膜 80a は、半導体層 1a と画素電極 9a とを電気的に接続するための中間導電膜として機能する。この中継膜 80a により、画素電極 9a から半導体層 1a までの長い距離に対して、一気にコンタクトホールを開孔しなくても良いため、例

例えば50nm程度と非常に薄い膜厚の半導体層1aの突き抜けを防止することができる。また、コンタクトホールを別々に開孔することで、コンタクトホール8a及び8bの径を夫々小さくできる利点がある。これにより、コンタクトホール8a及び8bを形成する領域が小さくて済むため、その分だけ画素開口率を高めたり、高精細化を実現することができる。中継膜80aの材質として下地遮光膜11aと同様に、Ti、Cr、W、Ta、Mo及びPbなどの不透明な高融点金属を少なくとも一つ含む、金属単体、合金、金属シリサイド等で形成すれば、遮光膜としても機能することができる。更に、エッチング時における選択比が高いため、中継膜80aを例えば50nm程度の膜厚で形成しても、コンタクトホール8bの開孔時に中継膜80aを突き抜けることはない。また、走査線3aと中継膜80aを絶縁するための層間絶縁膜81をTFT30のスイッチング動作に影響を与えない、例えば500nm以上の膜厚で形成すれば、中継膜80aはTFT30や走査線3a上に平面的に見て重なるように設けることができる。これにより、データ線6aの下方で且つTFT30を構成する半導体層1aの直近で遮光できるため、チャネル領域1a'やその接合領域である低濃度ソース領域1b及び低濃度ドレイン領域1cに入射光が直に照射されたり、データ線6a等により反射された迷光が照射されることがない。これにより、TFT30のオフ時におけるリーク電流を大幅に低減することができ、保持性能を格段に高めることができる。

【0053】本実施形態では、更に図3に示すように、中継膜80a上に層間絶縁膜91を介して遮光性の導電膜90aを形成している。遮光性の導電膜90aは、前述したようにコンタクトホール5及び8bを除く非開口領域を遮光することができる。また、遮光性の導電膜90aは図1における容量線300として機能することができるため、導電膜90aと中継膜80aとの間で層間絶縁膜91を誘電体膜として蓄積容量70の少なくとも一部を形成することができる。即ち、中継膜80aと遮光性の導電膜90aが蓄積容量70を形成するための電極として機能するのである。また、TFT30を構成する半導体層1aの直近で中継膜80a及び遮光性の導電膜90aの2層で遮光できる。これにより、TFT30のオフ時におけるリーク電流を更に大幅に低減することができるため、投射型プロジェクタ等の強い光源の下で使用される液晶装置にはとても有利である。遮光性の導電膜90aの材質は、下地遮光膜11aあるいは中継膜80aと同様に、Ti、Cr、W、Ta、Mo及びPbなどの不透明な高融点金属を少なくとも一つ含む、金属単体、合金、金属シリサイド等で形成すれば、遮光性が高く低抵抗な配線を実現することができる。また、遮光性の導電膜90aを形成する前に、例えば活性化熱処理等の400度以上の高温処理が終わっていれば、更に低

抵抗なAl（アルミニウム）を含む、金属単体、合金、金属シリサイド等から遮光性の導電膜90aを形成することができる。このように容量線300を兼ねる遮光性の導電膜90aをデータ線6aの材質と同じAlで形成することにより、容量線300の抵抗を従来のポリシリコン膜に比べて2〜3桁分の低減を図ることができる。これにより、容量線300の時定数が大きいことにより生じる走査線3a方向のクロストークを大幅に低減できる。

【0054】また、遮光性の導電膜90aは各画素電極9a毎にコンタクトホール95を介して、走査線3aと同一膜からなる容量電極3bと電気的に接続するようにしても良い。これにより、容量電極3bは遮光性の導電膜90aと同じ定電位に固定することができる。したがって、容量電極3bと半導体層1aの高濃度ドレイン領域1eと電気的に接続された中継膜80aとの間で、層間絶縁膜81を誘電体膜として蓄積容量70の少なくとも一部をこの領域でも形成することができる。更に、容量電極3bと半導体層1aの高濃度ドレイン領域1eから延設された容量電極1fとの間で、ゲート絶縁膜2を誘電体膜としてこの領域にも蓄積容量70の少なくとも一部を形成することもできる。また、コンタクトホール95は、データ線6aの下方に開孔するようにし、データ線6aに沿って隣接する画素電極9aに接続された半導体層1aとデータ線6aとを電気的に接続するためのコンタクトホール5の直近にて、電気的に接続すると良い。このような構成を採れば、データ線6aの下において、蓄積容量70を形成するための大きな領域を確保することが可能になる。

【0055】図4に、本実施形態の液晶装置を構成する1画素の等価回路図を示す。図4に示すとおり、半導体層1aの高濃度ドレイン領域1eと中継膜80a及び画素電極9aを電気的に接続し、一方、遮光性の導電膜90aと容量電極3bを電気的に接続する。遮光性の導電膜90aは、画像表示領域からその周囲に延設し、周辺領域にて定電位源と接続されている。また、下地遮光膜11aと遮光性の導電膜90aを電気的に接続しても良い。これらの導電膜を組み合わせることにより、理想的なスタック構造による蓄積容量70を形成することができる。即ち本実施形態では、定電位に固定された遮光性の導電膜90a、容量電極3b及び下地遮光膜11aの各導電膜の層間に誘電体膜を介して高濃度ドレイン領域1eから延設された容量電極1f、中継膜80a及び画素電極9aを形成することが可能になる。

【0056】具体的に、図2の隣接する画素群の平面図において、どの領域に蓄積容量が形成されているかを図5から図9に示す。尚、図2及び図5から図9の縮尺は同じとする。

【0057】図5は、遮光性の導電膜90aと中継膜80aとの間に形成される第1蓄積容量C1を示してい



る。誘電体膜として、層間絶縁膜91を用いる。クロスハッチングの領域が実際に第1蓄積容量C1が形成される領域で、コンタクトホール5やコンタクトホール95並びにコンタクトホール8bを除く非開口領域のかなりの部分で蓄積容量C1を形成できる。ここで、容量電極3bを設けない場合は、当該容量電極3bと遮光性の導電膜90aを電気的に接続するためのコンタクトホール95を開孔する必要がなくなるので、この領域でも第1蓄積容量C1を形成することができる。また、本実施形態では、従来不可能であったTFT30のチャネル領域1a'上にも第1蓄積容量C1を形成することができるため、透過型の液晶装置の画素開口率の向上や微細化にはとても有利である。層間絶縁膜91には、酸化膜や窒化膜等の絶縁性及び誘電率の高い膜を用いることができる。また、中継膜80aをポリシリコン膜で形成し、更に、遮光性の導電膜90aを、下層をポリシリコン膜、上層を高融点金属を含有した遮光膜といった多層構造で構成することにより、層間絶縁膜91をポリシリコン膜との連続工程で形成することができるため、欠陥の少ない緻密な絶縁膜を形成することができる。これにより、装置欠陥が減るばかりか、層間絶縁膜91aを100nm以下の膜厚に形成することが可能なため、第1蓄積容量C1を更に増大することができる。

【0058】次に図6は、中継膜80aと容量電極3bとの間に形成される第2蓄積容量C2を示している。誘電体膜として、層間絶縁膜81を用いる。クロスハッチングの領域が実際に第2蓄積容量C2が形成される領域である。容量電極3bは、半導体層1aと中継膜80aを電気的に接続するためのコンタクトホール8aの領域で、各画素毎に分断しており、コンタクトホール95にて上方の遮光性の導電膜90aと電気的に接続される。

図6に示すように、容量電極3bをT字型に形成すると、効率的に第2蓄積容量C2を形成できる。層間絶縁膜81には、酸化膜や窒化膜等の絶縁性及び誘電率の高い膜を用いることができる。但し、容量電極3bは走査線3aと同一膜で形成しているため、第2蓄積容量C2を形成できる領域は、図5における第1蓄積容量C1を形成する領域よりも小さくなる。また、中継膜80aでチャネル領域1a'及びその隣接領域を遮光する場合には、TFT30の誤動作を防ぐために層間絶縁膜81の膜厚は500nm以上必要なことから、第2蓄積容量C2は第1蓄積容量C1ほど増大させることができない。

【0059】図7は、容量電極3bと容量電極1fとの間に形成される第3蓄積容量C3を示している。誘電体膜として、ゲート絶縁膜2を用いる。クロスハッチングの領域が実際に第3蓄積容量C3が形成される領域である。ゲート絶縁膜2は前述のように、1000度以上の高温で酸化して形成するため、緻密で絶縁性の高い膜が形成される。したがって、第3蓄積容量C3を形成できる面積は図6の第2蓄積容量C2を形成する領域とほと

んど変わらないが、第3蓄積容量C3は第2蓄積容量C2より大きく形成することができる。また、容量電極3bと上方の遮光性の導電膜90aを電気的に接続するためのコンタクトホール95の形成領域の下方にも第3蓄積容量C3を形成することができる。

【0060】更に、図8に示すように、容量電極1fと下地遮光膜11aとの間にも第4蓄積容量C4を形成することができる。誘電体膜として、下地絶縁膜12を用いる。クロスハッチングの領域が実際に第4蓄積容量C4が形成される領域である。下地絶縁膜12を500nm以下の膜厚で形成すると、チャネル領域1a'と下地遮光膜11aの距離も近づくため、TFT30が下地遮光膜11aの電位によって誤動作してしまう。そこで、蓄積容量1fと下地遮光膜11aが平面的に見て重なる領域の下地絶縁膜12を選択的に薄膜化して第4蓄積容量C4を増大させるようにしても良い。すなわち、チャネル領域1aに対向する下地絶縁膜12の領域以外の部分を薄膜にすることで、第4蓄積容量C4を増大させることができる。

【0061】更に、図9に示すように、画素電極9aと遮光性の導電膜90aとの間にも第5蓄積容量C5を形成することができる。誘電体膜として、層間絶縁膜4及び層間絶縁膜7を用いる。クロスハッチングの領域が実際に第5蓄積容量C5が形成される領域である。層間絶縁膜4及び層間絶縁膜7としては、例えば、NSG、PSG、BSG、BPSGなどの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。但し、データ線6aは層間絶縁膜4上に形成されるため、画素電極9aとデータ線6aとの間に生じる寄生容量により表示画像が劣化するため、層間絶縁膜7を厚くする必要があり、実際には第5蓄積容量C5を第1蓄積容量C1ほどには増大させることができない。

【0062】このように、本実施形態の液晶装置は、蓄積容量70を形成するための容量電極を誘電体膜を介して積層していくことにより、第1蓄積容量C1から第5蓄積容量C5まで5層からなるスタック型の蓄積容量70を形成することができる。これにより、蓄積容量形成用の領域が小さくても、効率的に大きな蓄積容量70を形成することができる。ここで、本実施形態の液晶装置は、少なくとも第1蓄積容量C1が形成できれば良い。今後、画素の高開口率化や微細化が更に進み、例えば蓄積容量電極3bを形成することができなくても、本実施形態の構造によれば第1蓄積容量C1の誘電体膜である層間絶縁膜91を薄膜化することで十分な蓄積容量70を得ることができる。したがって、本実施形態によれば、電気光学装置の目的にあった仕様に対して、第1蓄積容量C1から第5蓄積容量C5までの蓄積容量の中から選択して用いることができ有利である。

【0063】再び図3に示すように、データ線6aは、遮光性の導電膜90aより上方の層間絶縁膜4上に形成

されている。また、データ線 6a は、ゲート絶縁膜 2、層間絶縁膜 81、層間絶縁膜 91 及び層間絶縁膜 7 の所定箇所にコンタクトホール 5 を開孔し、このコンタクトホール 5 を介して半導体層 1a の高濃度ドレイン領域 1e と電氣的に接続されている。更に、データ線 6a は画像信号が供給されるため、A1 等の低抵抗で遮光性の高い金属膜や金属シリサイド等から構成されている。

【0064】ここで、本実施形態の液晶装置では、データ線 6a に加えて、遮光性の導電膜 90a 等により非開口領域である遮光領域を規定することができる。具体的には、図 10 に示すように、画素電極 9a に重なるように遮光性の導電膜 90a を形成し、チャネル領域 1a' を含むほとんどの領域を遮光するようにする。また、遮光性の導電膜 90a でデータ線 6a に沿った領域のほとんどを遮光することができるため、従来のようにデータ線 6a だけで遮光領域を規定する必要がなくなり、データ線 6a と画素電極 9a とを層間絶縁膜 7 を介して極力重ねないように構成することができる。これにより、データ線 6a と画素電極 9a との間の寄生容量を大幅に低減することができ、画素電極 9a の電位変動による表示画質の低下を招くことがない。但し、遮光性の導電膜 90a はデータ線 6a より下方に形成されるので、データ線 6a と半導体層 1a を電氣的に接続するためのコンタクトホール 5 を形成する領域は遮光できない。そこで、コンタクトホール 5 が形成される領域はデータ線 6a を画素電極 9a に一部重なるように幅広に形成すれば良い。このコンタクトホール 5 を形成する領域がチャネル領域 1a' の直近にあると、遮光性の導電膜 90a でチャネル領域 1a' 付近を十分に遮光できなくなるため、このような場合には、コンタクトホール 5 の形成領域をデータ線 6a に沿ってチャネル領域 1a' から遠ざける方向に移動しても何ら問題ない。本実施形態では、このようにコンタクトホール 5 の形成領域を移動しても中継膜 80a と遮光性の導電膜 90a との間に形成される第 1 蓄積容量 C1 は変化しないという利点がある。また、遮光性の導電膜 90a は、中継膜 80a と画素電極 9a とを電氣的に接続するためのコンタクトホール 8b の形成領域にも設けることができないため、この領域は中継膜 80a で遮光すれば良い。もし、中継膜 80a をポリシリコン膜等の光透過性の膜で形成する場合には、下地遮光膜 11a にて遮光しても構わない。この際、コンタクトホール 8b の形成領域は、チャネル領域 1a' から遠ざけるようにした方がよい。図 10 に示すように、隣接するデータ線 6a の中間にコンタクトホール 8b を設けるようにすれば、入射光が下地遮光膜 11a に照射されても、チャネル領域 1a' に到達することがなく有利である。また、画素の構成をデータ線 6a に対して線対称に形成できるため、例えば、TN 液晶の捻れ方向が異なる液晶装置を組み合わせたプロジェクタ等で、色むら等の表示画質の低下を招くことがない。

【0065】このように、本実施形態では、TFT アレイ基板 10 上で遮光領域を規定することができるため、図 3 に示すように、対向基板 20 に遮光膜を設ける必要がなくなる。したがって、TFT アレイ基板 10 と対向基板 20 を機械的に貼り合わせる際に、アライメントがずれたとしても対向基板 20 上に遮光膜がないため、光が透過する領域（開口領域）が変化することはない。これにより、常に安定した画素開口率が得られるため、装置不良を大幅に低減することができる。

【0066】また、本実施形態による液晶装置は、入射光の入射角度に対しても従来より強い構造を採ることができる。そこで、図 11 を参照して説明する。図 11 (1) は、図 2 における B-B' に沿った断面図で、図 11 (2) は従来の構造を示している。尚、図 11 (1) 及び (2) においては、同じ縮尺で表している。

【0067】一般に、半導体層 1a のチャネル領域付近に光が照射されると、TFT 30 のオフ時において、光励起によるリーク電流が発生するため、画素電極 9a に書き込まれた電荷を保持する能力が低下してしまう。そこで、本実施形態では、図 11 (1) に示すように、入射光 L1 に対しては遮光性の導電膜 90a を設け、TFT アレイ基板 10 方向からの反射光 L2 に対しては下地遮光膜 11a を設けることにより、半導体層 1a への光の照射を防ぐ構造を採る。また、入射光 L1 の光量に対して、反射光 L2 は 100 分の 1 以下の光量しか照射されないため、チャネル領域及びその近接領域において入射光 L1 を遮光するための遮光性の導電膜 90a の幅 W1の方が、下地遮光膜 11a の幅 W2 より長くなるように構成する。即ち、チャネル領域及びその近接領域において下地遮光膜 11a が遮光性の導電膜 90a をはみ出さないように形成されている。更に、半導体層 1a の幅 W3 はチャネル領域及びその近接領域において下地遮光膜 11a の幅 W2 よりも短くなるように構成する。即ち、チャネル領域及びその近接領域が TFT アレイ基板側から見て下地遮光膜 11a により覆われている。このような構成を採ることにより、入射光 L1 がある角度をもって入射されたとしても、半導体層 1a へ光が到達する可能性を低減することができる。また、本実施形態では、遮光性の導電膜 90a をデータ線 6a と半導体層 1a の層間に形成することができるため、図 11 (2) に示す従来例のようにデータ線 6a でチャネル領域を遮光する場合よりも、更にチャネル領域の直近で遮光することが可能になる。ここで、本実施形態及び従来例において、入射光 L1 の入射角度に対するマージンを考えてみる。通常、入射光 L1 は、半導体層 1a に直接照射されることは半導体層 1a の幅 W3 が、例えば 1  $\mu$ m と短いことから、あまり考えられない。そこで、半導体層 1a の下方に設けられた下地遮光膜 11a に照射された光が反射して半導体層 1a に照射されると仮定してみる。ここで、図 11 における (1) 本実施形態及び (2) 従来

例に示す下地遮光膜 11a の幅は同じ W2 とする。また、入射光 L1 を遮るための本実施形態における遮光性の導電膜 90a の幅と、従来例におけるデータ線 6a の幅を同じ W1 とする。本実施形態では、下地遮光膜 11a と遮光性の導電膜 90a の層間距離を D1 とし、一方従来例は、下地遮光膜 11a とデータ線 6a までの層間距離を D2 とする。ここで、本実施形態における下地遮光膜 11a とデータ線 6a までの層間距離を D2 とすると、 $D1 > D2$  の関係になる。したがって、入射光 L1 が同じ角度で入射されてきた場合、下地遮光膜 11a ま

での層間距離が短い分だけ、入射光 L1 の角度が本実施形態の方がマージンがあることになる。即ち、本実施形態における入射光 L1 のマージン角度を R1 とし、従来例における入射光 L1 のマージン角度を R2 とすると、 $R1 > R2$  の関係になる。この結果から、本実施形態の液晶装置の方が入射光の入射角度にマージンがあるため、今後、光学系が小型化されて更に入射角度が大きくなっても対応することができ、有利である。尚、本実施形態では、半導体層 1a の側面部に絶縁膜を介して遮光膜を形成することも可能であり、入射角度への対応を更に向上させることができる。

【0068】また、本実施形態の液晶装置では、従来例のようにデータ線 6a で遮光する必要がないため、チャネル領域及びその近接領域においてデータ線 6a の幅 W4 を遮光性の導電膜 90a の幅 W1 よりも短くすることができる。即ち、 $W1 > W4$  の関係になり、チャネル領域及びその近接領域において、データ線 6a が遮光性の導電膜 90a をはみ出さないように形成されている。これにより、データ線 6a で反射された光が迷光となって半導体層 1a に照射されるのを未然に防ぐことができる。特に、遮光性の導電膜 90a は、データ線 6a を形成する A1 よりも反射率の低い高融点金属を含有した膜で形成することができるため、データ線 6a による迷光を遮光性の導電膜 90a で吸収することも可能である。

【0069】更に、本実施形態の液晶装置では、遮光性の導電膜 90a の下方に中継膜 80a を形成することも可能なことから、この中継膜 80a により半導体層 1a を直近で遮光することができ、遮光性が向上する。この場合、中継膜 80a の幅を遮光性の導電膜 90a の幅 W1 とほぼ同じにすると、更に遮光性が高まる。また、万が一、TFT アレイ基板 10 側から反射光 L2 が入射された場合、従来例では反射率の高いデータ線 6a を遮光膜として代用するため、データ線 6a の下方で反射された迷光が半導体層 1a に照射される恐れがあったが、本実施形態では中継膜 80a をポリシリコン膜や低反射な高融点金属を含有した膜で形成することにより光を吸収するようにする。これにより、内面反射の迷光を大幅に低減することができ、何ら TFT 30 のリークによる画質表示の劣化を心配する必要がなくなる。また、中継膜 80a を低反射な膜で形成することにより、遮光性の導

電膜 90a はデータ線 6a と同じ高反射な A1 を少なくとも含有した膜で形成しても構わない。このように、液晶装置の遮光領域を例えば可視光領域において 80% 以上の反射率を有する高反射率の A1 を少なくとも含有した膜で、データ線 6a 及び遮光性の導電膜 90a を形成することが可能になるため、入射光をデータ線 6a 及び遮光性の導電膜 90a で反射させ、液晶装置の温度上昇を防ぐことができる。したがって本実施形態における液晶装置では、例えばプロジェクタの冷却装置の開発にかかるコストを低減したり、液晶装置の耐光性を向上させることが可能である。

【0070】以上説明した本実施形態において、画素電極 9a 下の層間絶縁膜 7 の表面を平坦化している。これは、配線や素子等の段差による液晶のディスクリネーションを防ぐため、更に下方の層間絶縁膜 4 等に対して行っても良い。ここで、平坦化処理としては、有機や無機の SOG (Silicon On glass) 膜をスピンコーターにて塗布しても良いし、CMP 処理を施すことにより、平坦化を図ることも可能である。

【0071】(第 2 実施形態) 本発明の電気光学装置の第 2 実施形態の構成について、図 12 から図 16 を参照して説明する。

【0072】電気光学装置の一例である液晶装置は、一般に液晶の劣化を防ぐために交流反転駆動を行わなければならない。そこで、いくつかの駆動方法が提案されているが、本発明の第 2 実施形態の液晶装置では、図 12 に示すように走査線 3a 毎に液晶にかかる画像信号の極性を反転し、更に、これに加えて 1 フィールド毎に画像信号の極性を反転する構成を採る。これにより、液晶にかかる直流成分を極力抑えることができ、フリッカーの発生を大幅に低減することができる。このように走査線 3a 毎に画像信号の極性を反転させる場合、走査線 3a に沿って X 方向に隣接する画素電極 9a には同じ極性の画像信号が書き込まれるため、隣接する画素電極 9a 間において、電界が発生しない。一方、データ線 6a に沿って Y 方向に隣接する画素電極 9a には、異なる極性の画像信号が書き込まれるため、隣接する画素電極 9a 間において、電界が発生し液晶のディスクリネーション 400 が生じる。

【0073】そこで、図 12 におけるディスクリネーション 400 の発生領域を最小限に抑えるために、本発明の第 2 実施形態では、図 13 に示すように、TFT アレイ基板の相隣接する複数の画素群は、右上がりの斜線領域部において、TFT アレイ基板 10 に対して溝 10' を形成し、データ線 6a 等の配線や TFT 30 を部分的に埋め込んで平坦化する。また、TFT アレイ基板に対するラビング処理を矢印の方向で行う場合には、開口領域に接した走査線 3a の領域に溝 10' を設けないようにすることで、ディスクリネーション 400 の発生領域を更に低減することができる。これにより、各画素の光

漏れ領域が低減し、画素開口率を大幅に向上することができる。特に、明るさ及び小型を要求されるプロジェクタ用途の液晶装置には最適である。

【0074】図14は、図13のA-A'に沿った断面図を示す。図14に示すように、TFT30や蓄積容量70を形成する領域のTFTアレ基板10に溝10'を形成することにより、画素電極9a及び配向膜16をほぼ平坦に形成することができる。溝10'は、パターン形成で通常に用いられるフォトリソグラフィ及びエッチングにより容易に形成できる。また、溝10'の側壁のテーパ角度はドライエッチング法やウェットエッチング法を駆使することにより様々に制御することができる。また、溝10'を形成しての平坦化は溝10'の深さの制御が重要になるが、ドライエッチングの時間管理等により容易に制御できる。このように、溝10'を形成して平坦化する場合には、光に対して感光しやすい有機膜等を一切使用せずに平坦化が実現できるので、強い光源を用いるプロジェクタに用いられる液晶装置には特に有利である。

【0075】図15は、図13のB-B'に沿った断面図で、図12においてX方向に相隣接する画素電極9a間の断面構造を示す。このように、TFTアレ基板10に溝10'を形成することで、データ線6aの形成領域をほぼ完全に平坦化することができる。特に、図13に示すようにデータ線6aに沿ってラビング処理する場合に、データ線6a等が形成されている領域は埋め込まれて平坦化されているため、データ線6a等の配線や素子による段差でディスクリネーションが発生することはない。

【0076】図16は、図13のC-C'に沿った断面図で、図12においてY方向に相隣接する画素電極9a間の断面構造を示す。この領域では、隣接する画素電極9a間の電界による液晶のディスクリネーションが発生するため、図16に示すように、隣接する画素電極9aの分断領域において、液晶層50のセルギャップが狭くなるように、走査線3aの形成領域にはTFTアレ基板10に溝10'を形成しないようにする。これにより、相隣接する画素電極9a間で電界が生じても、対向基板20に設けられた対向電極21と画素電極9aとの電界が強められるため、液晶のディスクリネーションが発生する領域を極力小さくすることができるのである。また、液晶のセルギャップそのものを狭くしてディスクリネーションを低減する必要がないため、狭セルギャップ用の液晶開発やセルギャップ制御が困難になるといった諸問題が発生することもない。

【0077】このように、本発明の第2実施形態では、TFTアレ基板10上に溝10'を形成し、その中に配線や素子をほぼ完全にあるいは部分的に埋め込むことができるので、CMP処理のように完全にしか平坦化できない場合と比較して、更に高開口率な画素を備えた電

気光学装置を実現することができる。尚、溝10'はTFTアレ基板10の他に、下地絶縁膜12や層間絶縁膜81等の層間絶縁膜に形成しても同様な効果が得られる。また、TFTアレ基板10に設けられた溝10'と、下地絶縁膜12や層間絶縁膜81等の層間絶縁膜に設けた溝とを組み合わせることで平坦化しても良いことは言うまでもない。

【0078】(第3実施形態) 本発明による電気光学装置の第3実施形態である液晶装置の構成について、図17及び図18を参照して説明する。図17は、データ線、走査線、画素電極等が形成されたTFTアレ基板の相隣接する複数の画素群の平面図であり、図18は、図17のA-A'に沿った断面図である。尚、図18においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめている。

【0079】図17に示すように、第3実施形態では、走査線3aと同一膜で容量電極3bを兼ねた補助配線3b'を形成しているところが、第1実施形態と大きく違う。また、補助配線3b'は、走査線3aの方向に沿って画像表示領域からその周囲に延設し、周辺領域にて定電位源と接続することができる。定電位源としては、後述する当該液晶装置を駆動するための周辺回路(例えば、走査線駆動回路、データ線駆動回路等)に供給される負電源、正電源等の定電位源、接地電源、対向電極に供給される定電位源等が挙げられ、遮光性の導電膜90aに供給される電位と同じであることが好ましい。これにより、補助配線3b'は図1における容量線300の一部として機能することができる。また、データ線6aの下方でコンタクトホール95を介して上方の遮光性の導電膜90aと電気的に接続することもできる。この際、コンタクトホール95を介しての補助配線3b'と遮光性の導電膜90aとの接続は、各画素電極9a毎に行っても構わないし、複数の画素電極9a毎に行っても良い。このように、補助配線3b'と遮光性の導電膜90aにより冗長構造の容量線300を構築することができる。尚、第1実施形態や第2実施形態でも遮光領域に余裕のある場合は、容量電極3bを延設して補助配線3b'を構築しても良いことは言うまでもない。

【0080】また、第3実施形態では、図17に示すように、右上がりの斜線で示される中継膜80a'が走査線3aに平面的に重ならないように形成されているところが、第1実施形態と大きく違う。これは、図18に示すように、層間絶縁膜81を100nm以下の膜厚で形成することにより、容量電極を含む補助配線3b'上で大きな蓄積容量を形成することができる。即ち、図4に示す蓄積容量C2を増大させることができる。この場合、走査線3aと中継膜80a'の間を絶縁するための層間絶縁膜81が薄膜化されるため、走査線3a上に重なるように中継膜80a'を設けると寄生容量が増大

し、走査信号が遅延してしまう。また、中継膜 80a' にかかる電位の影響で TFT30 が誤動作するため、チャネル領域 1a' 付近にも中継膜 80a' を設けることができない。しかしながら、半導体層 1a と中継膜 80a' との間の層間絶縁膜 81 を非常に薄く形成することができるため、半導体層 1a の高濃度ドレイン領域 1e と中継膜 80a' とを電気的に接続するためのコンタクトホール 8a 開孔時に半導体層 1a を突き抜けることはできない。また、コンタクトホール 8a の開口径を非常に小さくすることができる利点がある。更に、遮光性の導電膜 90a は、チャネル領域 1a' 及びその隣接領域と走査線 3a 上の遮光をするために、層間絶縁膜 91 を 500nm 以上の膜厚で形成しなければならないが、補助配線 3b' と遮光性の導電膜 90a との間で図 4 に示す蓄積容量 C1 を形成することができる。

【0081】（第 4 実施形態）本発明による電気光学装置の第 4 実施形態である液晶装置の構成について、図 19 及び図 20 を参照して説明する。図 19 は、データ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図であり、図 20 は、図 19 の A-A' に沿った断面図である。尚、図 20 においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめている。第 1 実施形態と同一の部材については同一の符号を付し詳細な説明は省略する。

【0082】第 4 実施形態は、図 19 に示すように、非開口領域のほぼ中心に走査線 3a 及びデータ線 6a を設けている。半導体層 1a は、走査線 3a と交差するようにデータ線 6a の下方に配置する。図 20 に示すようにデータ線 6a と半導体層 1a の高濃度ソース領域 1d は、データ線 6a の下方においてコンタクトホール 5 を介して電気的に接続されている。また、半導体層 1a の高濃度ドレイン領域 1e と中継膜 80a は、データ線 6a の下方においてコンタクトホール 8a を介して電気的に接続されている。このように半導体層 1a を遮光性のデータ線 6a の下方に配置することにより、対向基板 20 側から入射される光が直接半導体層 1a に照射されることを防ぐ効果がある。更に、半導体層 1a とコンタクトホール 5 及び 8a を、走査線 3a 方向の非開口領域及びデータ線 6a 方向の非開口領域の中心線に対して線対称に形成することにより、段差形状をデータ線 6a に対して左右対称にすることができ、液晶の回転方向による光抜けの差がなくなるので有利である。

【0083】半導体層 1a の下方には、下地絶縁膜 12 を介して下地遮光膜 11a が形成されている。下地遮光膜 11a はデータ線 6a 方向及び走査線 3a 方向に沿って、マトリクス状に形成されている。半導体層 1a は下地遮光膜 11a の内側に配置されており、TFT アレイ基板 10 側からの戻り光が、直接半導体層 1a に照射されることを防ぐ効果がある。

【0084】中継膜 80a はポリシリコン膜や高融点金属等を含む導電膜から成り、半導体層 1a と画素電極 9a の層間において、走査線 3a 及びデータ線 6a に沿って略 T 字型に延設され、半導体層 1a と画素電極 9a を電気的に接続するためのバッファとしての機能を果たす。具体的には、半導体層 1a の高濃度ドレイン領域 1e と導電性の中継膜 80a をコンタクトホール 8a において電気的に接続し、中継膜 80a と画素電極 9a をコンタクトホール 8b において電気的に接続されている。このような構成を採る事により、層間絶縁膜に対して深いコンタクトホールを開孔する場合でも、エッチング選択比が大きい中継膜 80a を設けることにより、コンタクトホール開孔時に半導体層 1a を突き抜けてしまう危険を回避する事ができる。尚、データ線 6a と半導体層 1a の高濃度ソース領域 1d とを電気的に接続するためのコンタクトホール 5 においても同様に、中継膜 80a と同一膜で中継させても良い。

【0085】また、第 4 実施形態では、中継膜 80a に層間絶縁膜 91 が積層され、その上に遮光性の導電膜 90a を形成している。遮光性の導電膜 90a は、コンタクトホール 8b を除いて中継膜 80a を覆うように走査線 3a 方向に画像表示領域の外側まで延設され、走査線駆動回路やデータ線駆動回路等へ供給される負電源、正電源等の定電位源、接地電源、あるいは対向電極へ供給される定電位源等のいずれかと電気的に接続することにより電位が固定されている。したがって、中継膜 80a を一方の容量電極とし、遮光性の導電膜 90a を他方の容量電極として図 4 及び図 5 に示す蓄積容量 C1 を形成することができる。この際、層間絶縁膜 91 が蓄積容量 C1 の誘電体膜として機能することは言うまでもない。ここで、層間絶縁膜 91 は蓄積容量 C1 を形成するだけでなくに積層するので、中継膜 80a と遮光性の導電膜 90a との間でリークしない膜厚まで層間絶縁膜 91 を薄膜化することにより、蓄積容量 C1 を増大できる。更に、第 4 実施形態では層間絶縁膜 81 を厚く形成することにより、中継膜 80a を TFT30 や走査線 3a の上方まで延設することができるため、蓄積容量 C1 を効率良く増大させることができる。更に、第 4 実施形態では半導体層 1a を延設して容量電極を形成していない。これにより、走査線 3a と同一膜で蓄積容量を形成するための容量電極及び容量線を形成する必要がないため、図 19 に示すように、走査線 3a を遮光性の導電膜 90a や下地遮光膜 11a から規定される非開口領域のほぼ中心に配置することができる。また、ポリシリコン膜から成る半導体層 1a は膜の低抵抗化をする必要がないので、容量電極形成部に不純物を打ち込まなくても良く、工程を削減する事ができる。

【0086】第 4 実施形態では、TFT30 のチャネル領域 1a' は、走査線 3a とデータ線 6a の交差部に形成することで、データ線 6a 方向と走査線 3a 方向の非

開口領域のほぼ中心に設けることができる。これにより、対向基板 20 側からの入射光や TFT アレイ基板 10 側からの戻り光に対して、最も光が照射されにくい位置になるため、光による TFT 30 のリーク電流を大幅に低減することができる。

【0087】更に、第 4 実施形態では図 19 に示すように、チャネル領域 1a' 付近において、遮光性の導電膜 90a、中継膜 80a、下地遮光膜 11a の順にパターン幅を狭く形成する事により、入射光が直接下地遮光膜 11a に照射されないように工夫してある。また、遮光性の導電膜 90a と半導体層 1a の間にポリシリコン膜からなる中継膜 80a を介在させる事により、下地遮光膜 11a 表面での反射光や TFT アレイ基板 10 側からの戻り光を吸収させる効果を持たせる事ができ、耐光性に有利である。

【0088】また、第 4 実施形態では、データ線 6a、遮光性の導電膜 90a、下地遮光膜 11a 等により TFT アレイ基板 10 上で非開口領域を形成できるため、対向基板 20 に遮光膜を設けなくても良い。これにより、TFT アレイ基板 10 と対向基板 20 を機械的に貼り合わせる際に、アライメントがずれたとしても対向基板 20 上に遮光膜がないため、光が透過する領域（開口領域）が変化することはない。これにより、常に安定した画素開口率が得られるため、装置不良を大幅に低減することができる。

【0089】（電気光学装置の全体構成）以上のように構成された各実施形態における液晶装置の全体構成を図 21 及び図 22 を参照して説明する。尚、図 21 は、TFT アレイ基板 10 をその上に形成された各構成要素と共に対向基板 20 の側から見た平面図であり、図 22 は、図 21 の H-H' 断面図である。

【0090】図 21 において、素子や配線が形成された TFT アレイ基板 10 上には、シール材 52 が対向基板 20 の縁に沿って設けられており、その内側に並行して、画像表示領域の周辺を規定するための遮光性の額縁 53 が設けられている。この額縁 53 は、本実施形態のように TFT アレイ基板 10 側に設けても良いし、対向基板 20 側に設けても良い。シール材 52 の外側の領域には、データ線 6a に画像信号を所定タイミングで供給するためのデータ線駆動回路 101 及び外部回路接続端子 102 が TFT アレイ基板 10 の一辺に沿って設けられており、走査線 3a に走査信号を所定タイミングで供給するための走査線駆動回路 104 が、この一辺に隣接する 2 辺に沿って設けられている。走査線 3a に供給される走査信号の遅延が問題にならないのなら、走査線駆動回路 104 は片側だけでも良いことは言うまでもない。また、データ線駆動回路 101 を画像表示領域の辺に沿って両側に配列しても良い。更に TFT アレイ基板 10 の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路 104 間に共通の信号を供給するための

複数の配線 105 が設けられている。また、対向基板 20 のコーナー部の少なくとも 1 箇所において、TFT アレイ基板 10 と対向基板 20 との間で電氣的な導通をとるための上下導通材 106 が設けられている。即ち、外部回路接続端子 102 から印加された対向電極電位が、TFT アレイ基板 10 に設けられた配線及び上下導通材 106 を介して、対向基板 20 に設けられた対向電極 21 に供給される。そして、図 22 に示すように、対向基板 20 がシール材 52 により TFT アレイ基板 10 に固着されている。尚、TFT アレイ基板 10 上には、これらのデータ線駆動回路 101、走査線駆動回路 104 等に加えて、複数のデータ線 6a に画像信号を所定のタイミングで供給するサンプリング回路、複数のデータ線 6a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等を形成しても良い。このように、本実施形態における液晶装置では、画素電極 9a を制御するための TFT 30 を形成する工程で、データ線駆動回路 101 や走査線駆動回路 102 等の周辺回路を同一の TFT アレイ基板 10 上に形成することができるため、高精細で高密度な液晶装置を実現することができる。

【0091】また、データ線駆動回路 101 及び走査線駆動回路 104 を TFT アレイ基板 10 上に設ける代わりに、例えば TAB (Tape Automated Bonding) 基板上に実装された駆動用 LSI に、TFT アレイ基板 10 の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしても良い。更に、対向基板 20 の投射光が入射する側及び TFT アレイ基板 10 の出射光が出射する側には各々、例えば、TN モード、VA (Vertically Aligned) モード、PDL C (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置しても良い。

【0092】以上説明した各実施形態における液晶装置は、カラー表示のプロジェクトに適用されるため、3 枚の液晶装置が R (赤) G (緑) B (青) 用のライトバルブとして各々用いられ、各ライトバルブには RGB 色分解用のダイクロイックミラーを介して分解された各色の光が投射光として入射されることになる。従って、各実施形態では、対向基板 20 に、カラーフィルタは設けられていない。しかしながら、画素電極 9a に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 20 上に形成しても良い。あるいは、TFT アレイ基板 10 上において RGB に対向する画素電極 9a 下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、プロジェクト以外にも直視型や反射型のカラー液晶テレビなどのカラー表示用の液晶装置に各実施形態における液晶装置を適用で

きる。更に、対向基板 20 上に 1 画素 1 個対応するようにマイクロレンズを形成しても良い。このようにマイクロレンズを形成することにより、入射光の集光効率を格段に向上でき、明るい液晶装置が実現できる。更にまた、対向基板 20 上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB 色を作り出すダイクロイックフィルタを形成しても良い。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー表示用の液晶装置が実現できる。

【0093】尚、以上説明した各実施形態における液晶装置では、従来と同様に入射光を対向基板 20 の側から入射することとしたが、下地遮光膜 11a 及び遮光性の導電膜 90a を TFT アレイ基板 10 上に設けているので、TFT アレイ基板 10 の側から光を入射し、対向基板 20 の側から出射するようにしても良い。また、TFT アレイ基板 10 の裏面側での反射を防止するための反射防止用の AR (AntiReflection) 被膜された偏光板を、別途配置したり AR フィルムを貼り付ける必要もなく、その分だけ、材料コストを削減でき、また偏光板貼り付け時に、ごみ、傷等により、歩留まりを落とすことがなく大変有利である。また、耐光性が優れているため、明るい光源を使用したり、偏光ビームスプリッタにより偏光変換して、光利用効率を向上させても、光によるクロストーク等の画質劣化を生じない。また、本実施形態では、導電膜 90a は遮光性で形成されているが、対向基板側からの光の入射に対して他に遮光性の膜が形成されている場合は、導電膜 90a は遮光性で形成しない場合がある。導電膜 90a が遮光性を有していない場合でも、本実施例の構成によれば、蓄積容量を増大することが可能である。

【0094】また、各画素に設けられるスイッチング素子としては、正スタガ型又はコプラナー型のポリシリコン TFT であるとして説明したが、逆スタガ型の TFT やアモルファスシリコン TFT 等の他の形式の TFT に対しても、各実施形態は有効である。

【0095】本発明の電気光学装置は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置もまた本発明の技術的範囲に含まれるものである。

#### 【図面の簡単な説明】

【図 1】本発明の第 1 実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路図である。

【図 2】第 1 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 3】図 2 の A-A' に沿った断面図である。

【図 4】本発明の実施形態の電気光学装置を構成する 1

画素の等価回路図である。

【図 5】図 2 のうち、遮光性の導電膜及び中継膜を抜粋して示す平面図である。

【図 6】図 2 のうち、中継膜及び容量電極を抜粋して示す平面図である。

【図 7】図 2 のうち、容量電極及び半導体層を抜粋して示す平面図である。

【図 8】図 2 のうち、半導体層及び下地遮光膜を抜粋して示す平面図である。

【図 9】図 2 のうち、遮光性の導電膜及び画素電極を抜粋して示す平面図である。

【図 10】図 2 のうち、下地遮光膜、遮光性の導電膜、中継膜及びデータ線を抜粋して示す平面図である。

【図 11】(1) は図 2 の B-B' に沿った断面図で、(2) は従来例の断面図である。

【図 12】本発明の第 2 実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素電極に供給される画像信号の極性を示した模式図である。

【図 13】第 2 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 14】図 13 の A-A' に沿った断面図である。

【図 15】図 13 の B-B' に沿った断面図である。

【図 16】図 13 の C-C' に沿った断面図である。

【図 17】第 3 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 18】図 17 の A-A' に沿った断面図である。

【図 19】第 4 実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された TFT アレイ基板の相隣接する複数の画素群の平面図である。

【図 20】図 19 の A-A' に沿った断面図である。

【図 21】各実施形態の液晶装置における TFT アレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図 22】図 21 の H-H' に沿った断面図である。

#### 【符号の説明】

1a…半導体層

1a'…チャネル領域

1b…低濃度ソース領域

1c…低濃度ドレイン領域

1d…高濃度ソース領域

1e…高濃度ドレイン領域

1f…容量電極

2…ゲート絶縁膜

3a…走査線

3b…容量電極

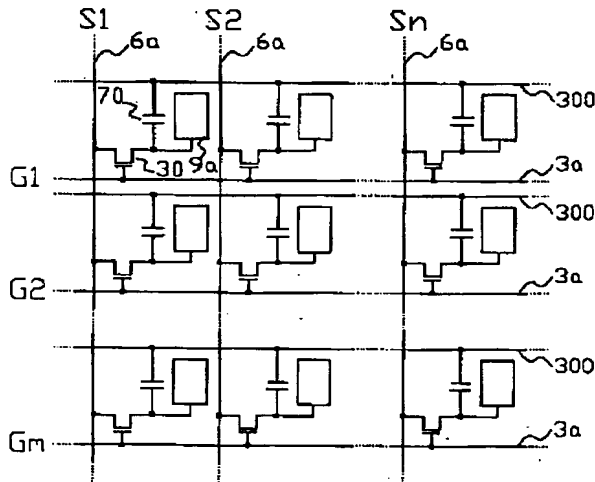
4…層間絶縁膜

5…コンタクトホール

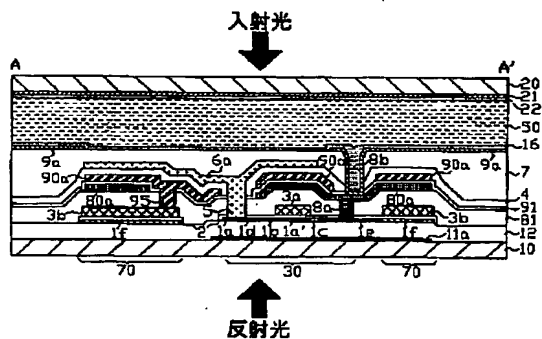
6a…データ線

- 7…層間絶縁膜
- 8a…コンタクトホール
- 8b…コンタクトホール
- 9a…画素電極
- 10…TFTアレイ基板
- 11a…下地遮光膜
- 12…下地絶縁膜
- 16…配向膜
- 20…対向基板
- 21…対向電極
- 22…配向膜

【図1】

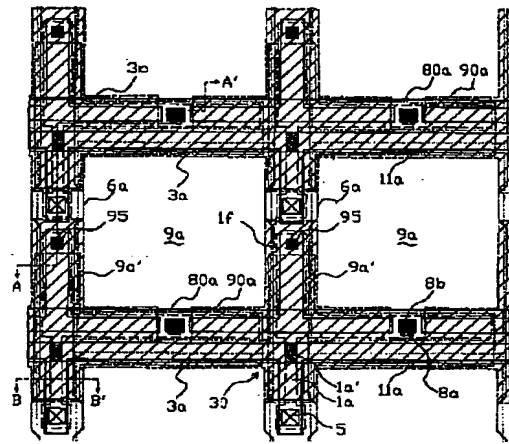


【図3】

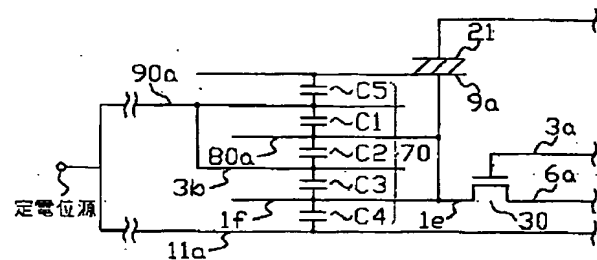


- 30…TFT
- 50…液晶層
- 70…蓄積容量
- 80a、80a'…中継膜
- 81…層間絶縁膜
- 90a…遮光性の導電膜
- 91…層間絶縁膜
- 95…コンタクトホール
- 101…データ線駆動回路
- 104…走査線駆動回路

【図2】

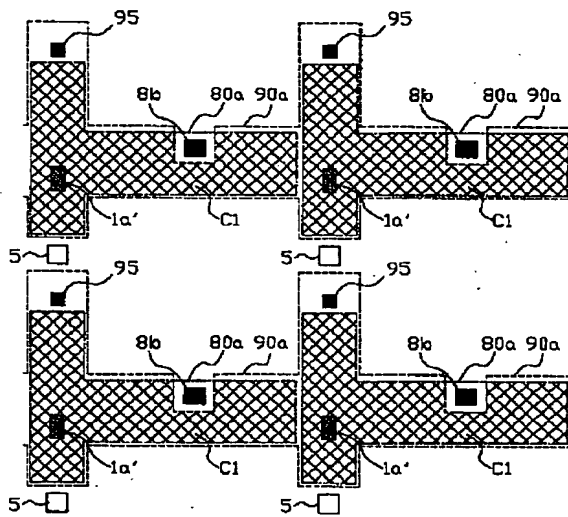


【図4】

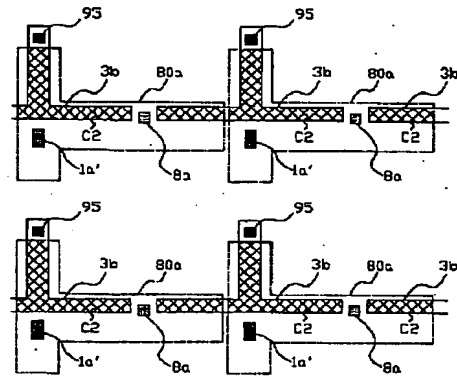




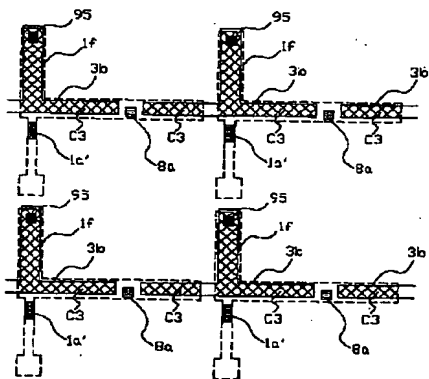
【図5】



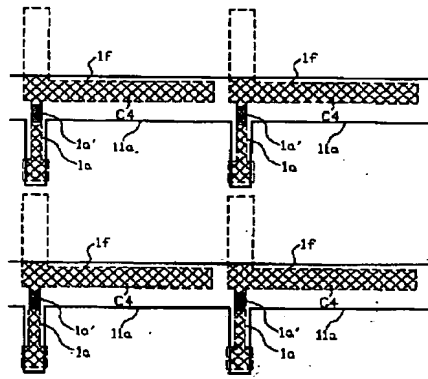
【図6】



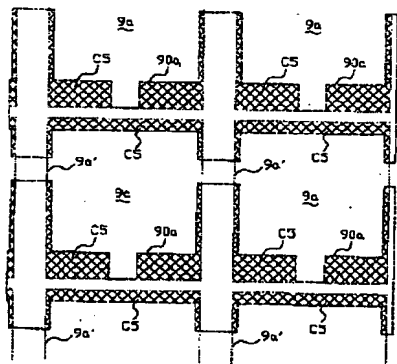
【図7】



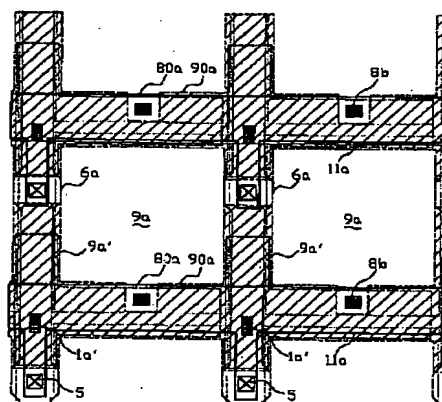
【図8】



【図9】

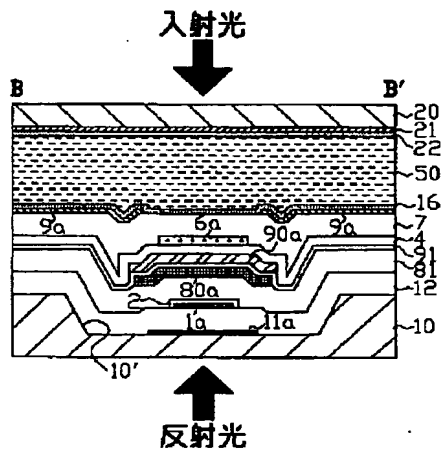


【図10】

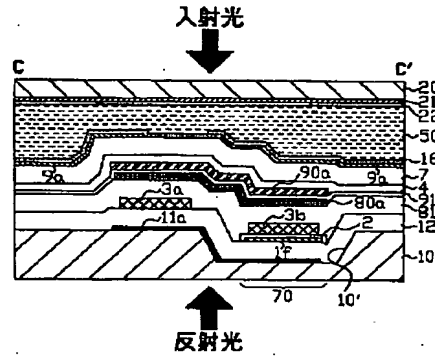




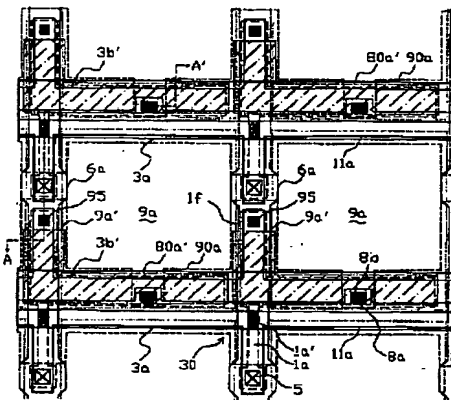
【図15】



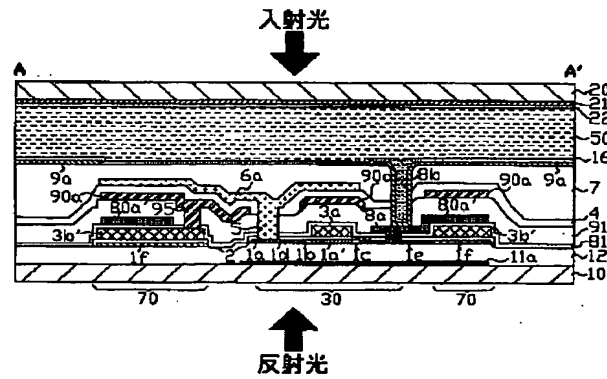
【図16】



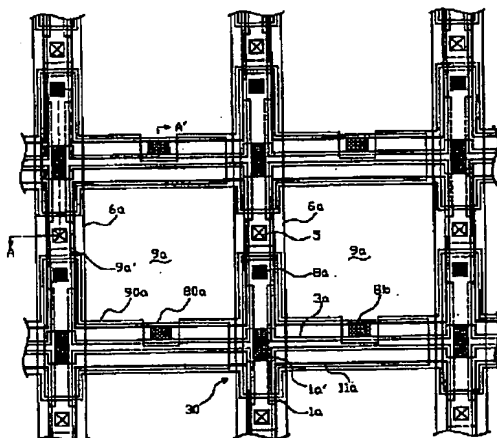
【図17】



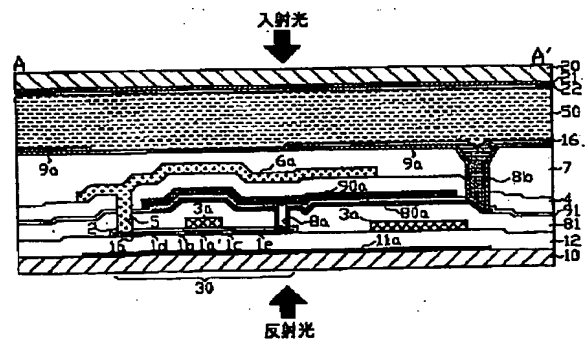
【図18】



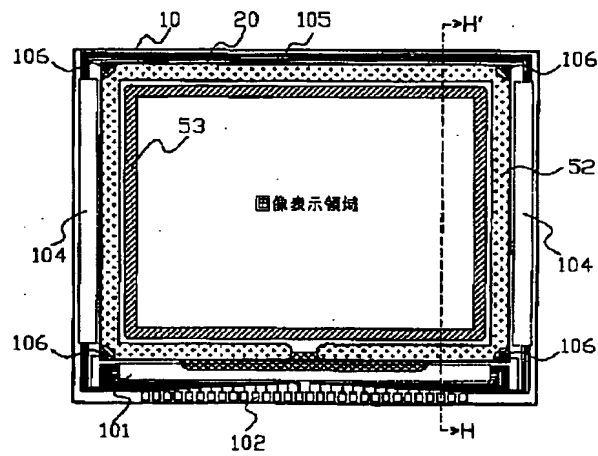
【図19】



【図20】



【図21】



フロントページの続き

Fターム(参考) 2H091 FA24Y FB08 FC02 FC26  
 FD04 FD22 GA13 LA03 LA12  
 2H092 GA59 JA25 JA29 JA38 JA42  
 JA44 JA46 JB13 JB23 JB32  
 JB38 JB54 JB57 JB63 JB69  
 KA04 MA05 MA08 MA13 MA17  
 MA28 MA35 MA37 MA41 NA07  
 NA24 NA25 PA09 QA07  
 5C094 AA05 AA10 BA03 BA43 CA19  
 EA04 EA07 FB19  
 5F110 BB02 CC02 DD02 DD03 DD05  
 DD12 DD13 DD14 EE09 FF02  
 FF23 FF29 GG02 GG13 HL02  
 HL03 HL04 HL05 HM15 NN02  
 NN04 NN22 NN23 NN24 NN25  
 NN26 NN44 NN46 NN48 NN72  
 NN73 QQ01 QQ11

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**